

ОБ ОДНОМ ВАРИАНТЕ КОМБИНИРОВАННОЙ ВЫЧИСЛИТЕЛЬНОЙ
СИСТЕМЫ

А.И. Мишин

При создании вычислительных систем высокой производительности одним из возможных путей является применение вычислительных сред [1]. В работе рассматривается комбинированная вычислительная система, состоящая из вычислительной среды, цифровой вычислительной машины и устройства согласования машины со средой.

Блок-схема вычислительной системы приведена на рис.1, где I - блок вычислительной среды; II - блок ввода информации из вычислительной машины в настроечное поле вычислительной среды; III - блок ввода информации из вычислительной машины в логическое поле вычислительной среды; IV - блок вывода информации из вычислительной среды в вычислительную машину; V - блок управления; VI - блок управления и сигнализации; VII - цифровая вычислительная машина. Блоки II, III, IV, V, VI входят в устройство согласования вычислительной среды с вычислительной машиной.

Блок вычислительной среды I представляет собой структурно однородное логическое устройство, состоящее из однотипных элементов, жестко соединенных между собой. Структура вычислительной среды выбрана в виде двумерной решетки, состоящей из 4-по-

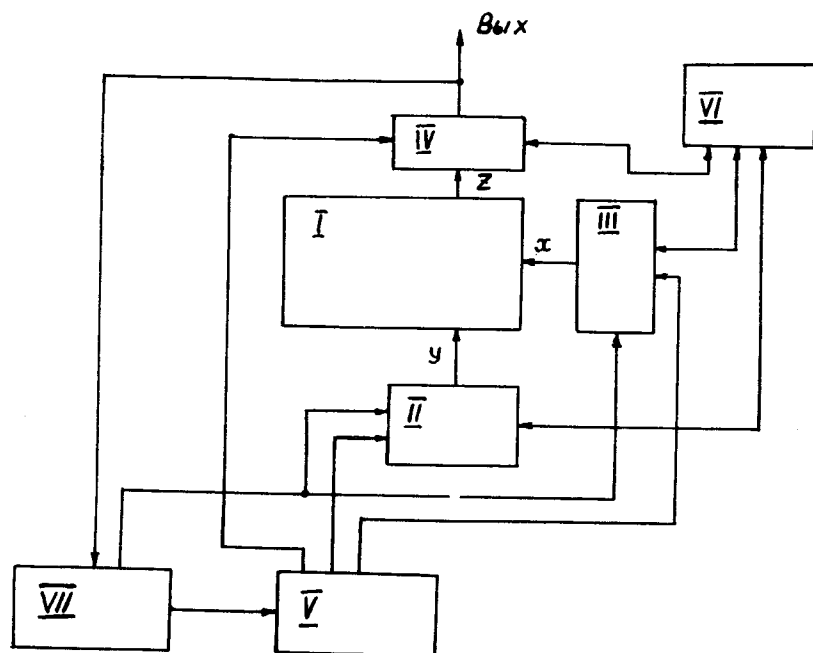


Рис.1.

люсных функциональных и соединительных элементов (рис.2). Форма поля вычислительной среды прямоугольная с размерами $A \times B$. На рис. 2 $A = 8$, $B = 10$, а соединительные элементы обозначены крестами.

Условно вычислительную среду можно разбить на два поля: логическое поле, состоящее из логических элементов, соединенных друг с другом, как показано на рис. 3а, и настроечное поле, состоящее из запоминающих элементов с вертикальными и горизонтальными управляющими шинами (рис. 4). Настроечное поле представляет собой специализированное оперативное запоминающее устройство с выходом от каждого запоминающего элемента. Запись информации в ЗУ осуществляется координатным способом путем подачи сигналов на горизонтальные и вертикальные управляющие шины.

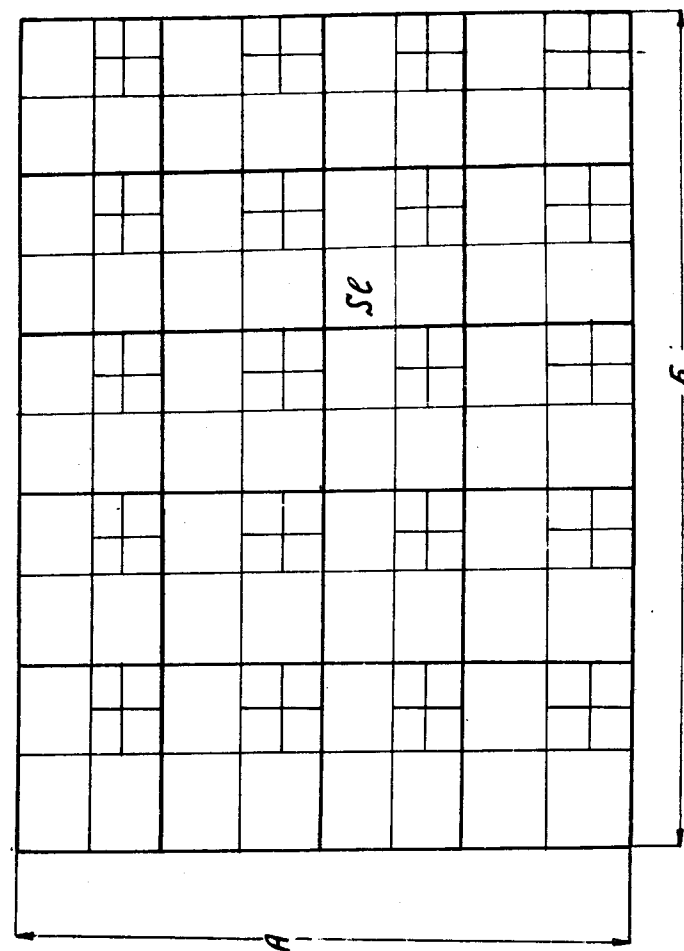


Рис.2.

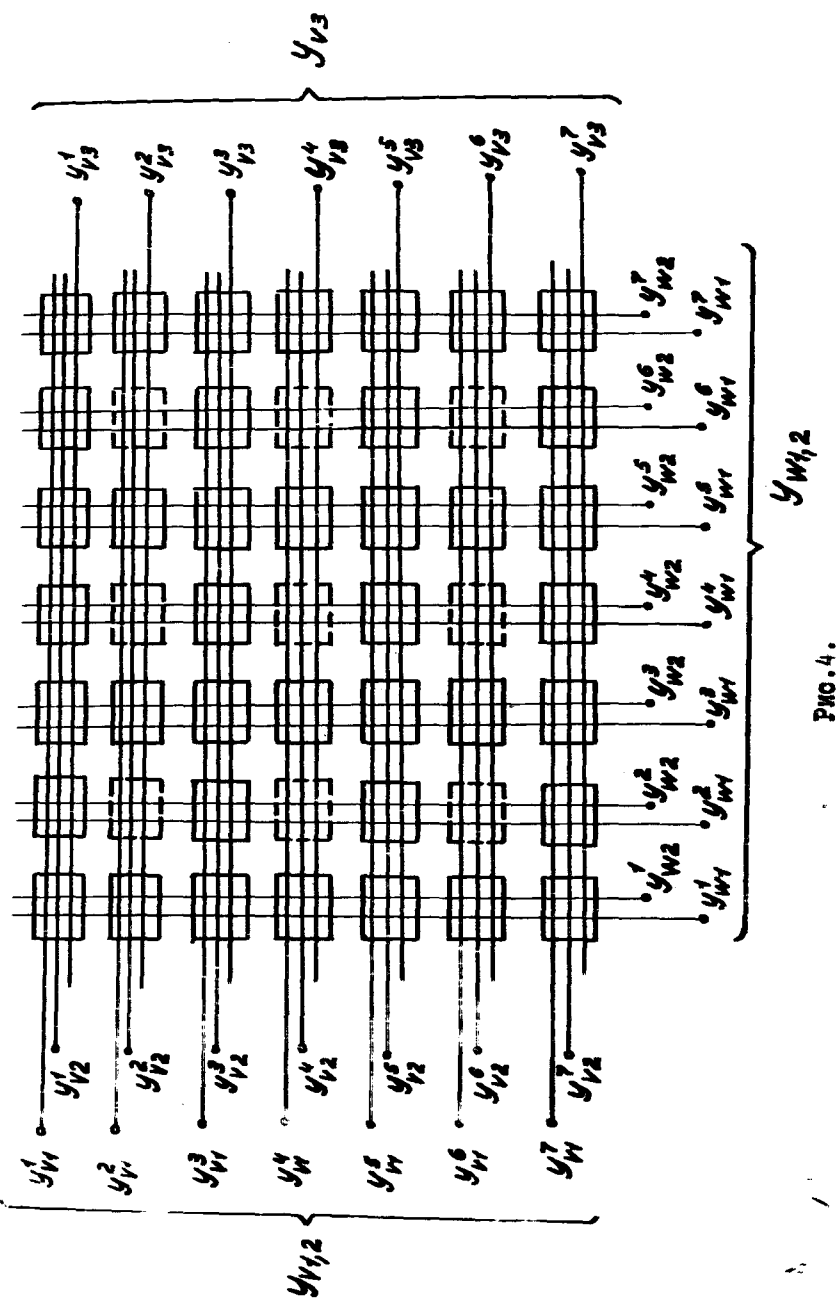


Рис. 4.

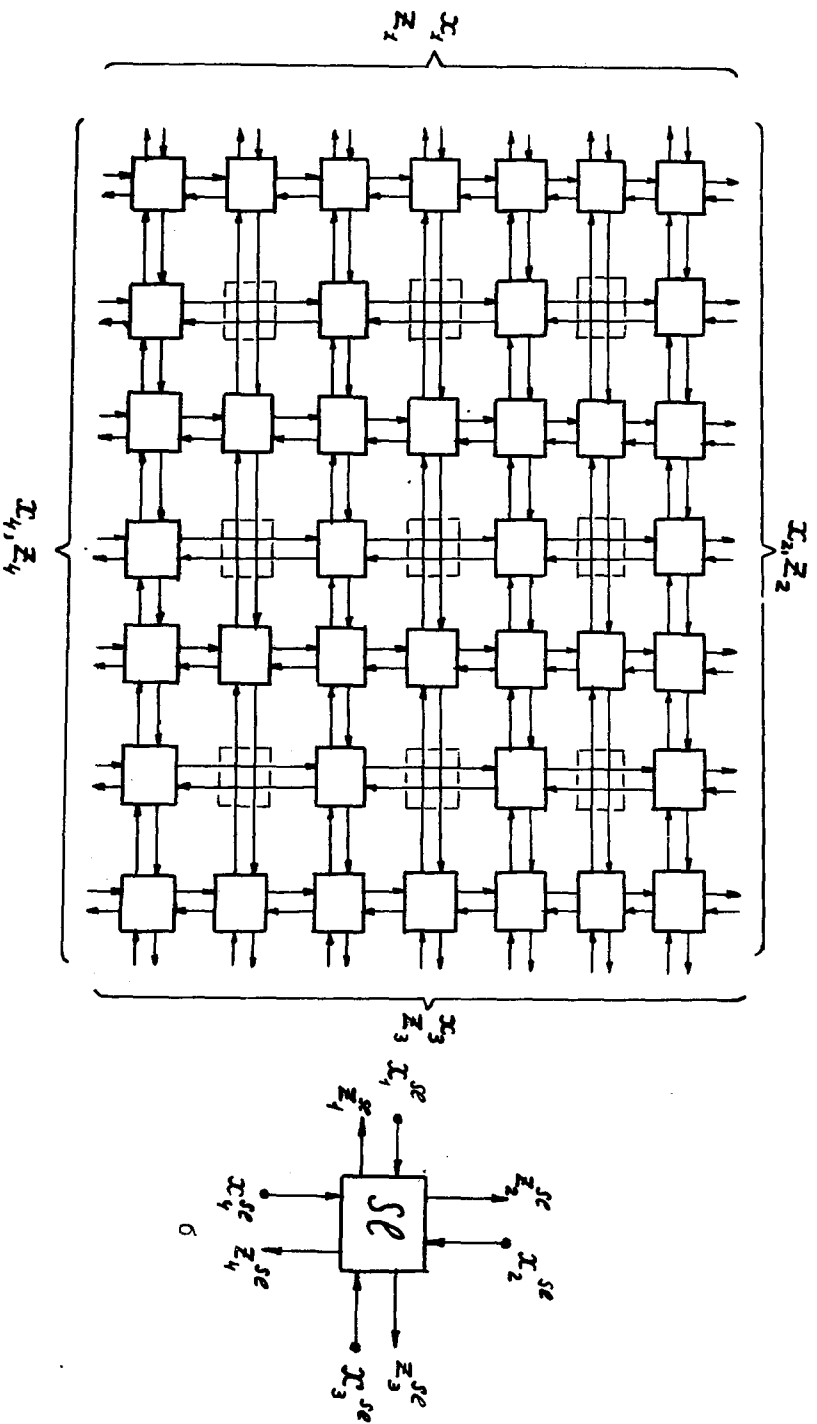


Рис. 3.

Каждый элемент вычислительной среды может обмениваться информацией с четырьмя соседними элементами. Он соответственно имеет четыре приемных и четыре передающих полюса. Направление обмена информацией зависит от состояния запоминающего элемента, включающего в себя четыре триггера. Все элементы среды перенумерованы: номер элемента образуется из двух чисел S и ℓ , где S - номер элемента по вертикали, ℓ - номер элемента по горизонтали ($S = 1, 2, \dots, 4$, $\ell = 1, 2, \dots, 5$).

Входы и выходы логических переменных элементов (рис. 3б) имеют индексы, соответствующие номеру элемента и номеру стороны, на которой находятся их полюсы, например x_i^{se} , z_i^{se} , где $i = 1, 2, 3, 4$. Управляющим шинам также присвоены индексы, соответствующие номеру ряда элементов в решетке; например, индексы шин $y_{\nu\kappa}^s$ и $y_{w\lambda}^e$ означают принадлежность к горизонтальному или вертикальному ряду с номерами S и ℓ соответственно и с κ -м и λ -м номерами шин в этом ряду. При этом каждый элемент среды подсоединяется к трем горизонтальным $y_{v1}^s, y_{v2}^s, y_{v3}^s$ и к двум вертикальным шинам y_{w1}^e, y_{w2}^e .

Функциональный элемент вычислительной среды представляет собой элементарный автомат, который состоит из логического элемента и запоминающего элемента. Блок-схема элемента среды приведена на рис. 5а. Элемент описывается системой уравнений:

$$z_i^{se}(t+\delta) = \nabla [x_i^{se}(t) \& m_i^{se}(t)] \quad (i=1, 2, 3, 4),$$

$$m_1^{se}(t+1) = \theta_1^{se}(t) \& y_{v3}^s(t) \& y_{w2}^e(t) \vee y_{v1}^s(t) \& y_{w1}^e(t),$$

$$m_2^{se}(t+1) = \theta_2^{se}(t) \& y_{v3}^s(t) \& y_{w2}^e(t) \vee y_{v1}^s(t) \& y_{w2}^e(t),$$

$$m_3^{se}(t+1) = \theta_3^{se}(t) \& y_{v3}^s(t) \& y_{w2}^e(t) \vee y_{v2}^s(t) \& y_{w1}^e(t),$$

$$m_4^{se}(t+1) = \theta_4^{se}(t) \& y_{v3}^s(t) \& y_{w2}^e(t) \vee y_{v2}^s(t) \& y_{w2}^e(t),$$

- где $x_i^{se} \in \{0, 1\}$ - входные логические переменные;
 $m_i^{se} \in \{0, 1\}$ - настроечные переменные;
 $z_i^{se} \in \{0, 1\}$ - выходные переменные;
 $y_{\nu\kappa}^s, y_{w\lambda}^e \in \{0, 1\}$ - управляющие переменные, которые подаются на горизонтальные и вертикальные управляющие шины ($\kappa = 1, 2, 3$; $\lambda = 1, 2$);

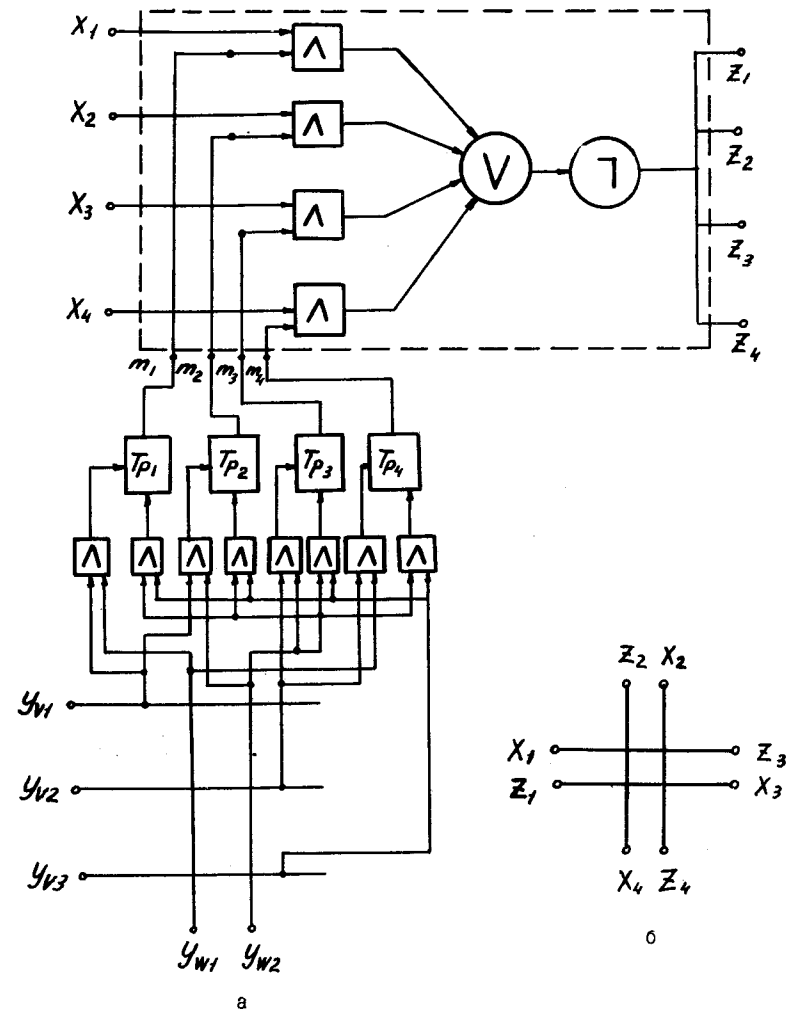


Рис. 5.

$\theta_i^{se} \in \{0,1\}$ - состояние, характеризующее i -ый элемент памяти;
 δ - задержка.

Функциональное поведение соединительного элемента (рис.56) описывается системой уравнений: $\dot{z}_i^{se}(t+\delta) = x_3^{se}(t)$,
 $\dot{z}_2^{se}(t+\delta) = x_4^{se}(t)$, $\dot{z}_3^{se}(t+\delta) = x_1^{se}(t)$, $\dot{z}_4^{se}(t+\delta) = x_2^{se}(t)$,

где δ - задержка соединительного элемента.

Функционирование блока вычислительной среды описывается системой уравнений:

$$\begin{aligned} Z(t+1) &= \varphi[X(t), \theta(t)], \\ \theta(t) &= \psi[\theta(t-1), Y(t-1)], \end{aligned}$$

где $X = \{x_1^{11}, x_1^{21}, \dots, x_1^{41}, x_2^{12}, x_2^{22}, \dots, x_2^{42}, x_3^{13}, x_3^{23}, \dots, x_3^{43}, x_4^{14}, x_4^{24}, \dots, x_4^{44}\}$ - вектор, характеризующий входы логического поля среды; $Z = \{z_1^{11}, z_1^{21}, \dots, z_1^{41}, z_2^{12}, z_2^{22}, \dots, z_2^{42}, z_3^{13}, z_3^{23}, \dots, z_3^{43}, z_4^{14}, z_4^{24}, \dots, z_4^{44}\}$ - вектор, характеризующий выходы логического поля среды; $Y = \{y_v, y_w\}$ - вектор, характеризующий входы управляющих горизонтальных и вертикальных шин, где $y_v = \{y_{v1}, y_{v2}, y_{v3}\}$, $y_w = \{y_{w1}, y_{w2}\}$, причём $y_{vk} = \{y_{vk}^1, y_{vk}^2, \dots, y_{vk}^N\}$, $y_{wl} = \{y_{wl}^1, y_{wl}^2, \dots, y_{wl}^5\}$; $\theta = \{\theta_1, \theta_2, \dots, \theta_p\}$ - множество состояний настроечного поля среды, где $p = 2^{4N}$ (N - общее число элементов), равно числу схем, реализуемых в вычислительной среде. Каждое состояние можно характеризовать матрицей состояния:

$$\theta_j = \begin{pmatrix} \theta^{11} & \theta^{12} & \dots & \theta^{15} \\ \theta^{21} & \theta^{22} & \dots & \theta^{25} \\ \dots & \dots & \dots & \dots \\ \theta^{41} & \theta^{42} & \dots & \theta^{45} \end{pmatrix},$$

где $\theta^{se} = \begin{pmatrix} \theta^{11} & \theta^{12} \\ \theta^{21} & \theta^{22} \end{pmatrix}$ - подматрица, характеризующая состояние se -го элемента решетки. Первый нижний индекс у элемента подматрицы означает номер горизонтальной шины, второй индекс - номер вертикальной шины, подсоединенной к соответствующему триггеру se -го элемента.

Очевидно, чтобы задать некоторую логическую схему в среде, достаточно задать матрицу состояния θ_j (программу настройки).

Блок II предназначен для приема настроечной информации из вычислительной машины, хранения ее и ввода в вычислительную среду. Он содержит регистры, выходы которых подсоединены к горизонтальным и вертикальным управляющим линиям среды, а входы - к выходному регистру вычислительной машины.

Блок III служит для приема из машины информации, предназначенной для обработки в среде, хранения ее и ввода в логическое поле. Он содержит регистры, подсоединенные своими выходами к входам логических переменных элементов среды, а входами - к выходному регистру машины. Количество и расположение регистров определяются конкретными требованиями к системе.

Блок IV предназначен для приема и хранения информации, обрабатываемой в среде и выдачи ее в вычислительную машину. Этот блок также содержит регистры, подсоединенные к выходным линиям элементов среды и к входным регистрам машины.

Блок V служит для управления всей вычислительной системой, а именно: для синхронизации работы вышеперечисленных блоков.

Блок VI предназначен для ввода информации в среду оператором и для контроля за состоянием системы при ее наладке и эксплуатации.

Устройство согласования совместно с вычислительной машиной позволяет оперативно производить настройку (перенастройку) вычислительной среды на реализацию той или иной логической схемы, ввод и вывод обрабатываемой информации.

Вся информация, как предназначенная для настройки среды, так и обрабатываемая в среде, а также программа работы системы в целом хранится в запоминающем устройстве вычислительной машины.

Алгоритм работы вычислительной системы складывается из следующих основных (элементарных) этапов:

1. Ввод исходной информации в память вычислительной машины.
2. Установка в "нуль" всех триггеров настроечного поля среды (после включения системы) или какого-либо массива поля (в процессе обработки информации).
3. Настройка вычислительной среды на требуемую схему.
4. Ввод в логическое поле среды информации, предназначенной для обработки, и обработка ее в среде.
5. Вывод информации из вычислительной среды в вычислитель-

ную машину и обработка ее машиной.

В дальнейшем осуществляется перенастройка некоторых массивов среды и обработка информации по пунктам 1,2,3,4 (5) до тех пор, пока не будет решена задача.

6. Вывод результатов решения задачи из вычислительной машины.

В процессе настройки элементы памяти в настроечном поле среды изменяют свои состояния и в логическом поле среды возникают связи, соответствующие заданным логическим схемам. Целесообразно настройку среды осуществлять массивами построчно и поэлементно. В первом случае за один такт удается настраивать наибольшее количество элементов.

В системе может быть использована любая цифровая вычислительная машина. При этом в каждом конкретном случае функции устройства согласования могут выполнять внутренние блоки вычислительной машины.

В настоящее время в Институте математики СО АН СССР заканчивается создание комбинированной вычислительной системы с использованием управляющей машины "Днепр" и макета вычислительной среды из 10^3 элементов. Элемент последнего выполнен на диодно-резистивно-транзисторных элементах потенциального типа (рис. 6). Технически элемент среды оформлен в виде модуля с разъемом для вставки в гнездо. Макет вычислительной среды смонтирован в виде стойки из шкафов ядичного типа.

В качестве блока II ввода информации в настроечное поле среды используются релейные регистры вычислительной машины; в качестве блока III ввода информации в логическое поле среды служат аналоговые регистры. Часть регистров датчиков машины используется в качестве блока IV вывода информации из логического поля среды. Управление регистрами осуществляется с помощью набора команд, имеющихся в списке команд машины. Такой вариант системы нужно рассматривать как опытный этап по объединению вычислительной среды с вычислительной машиной, позволяющий сократить срок и затраты на разработку системы. С другой стороны, это даст возможность проверить систему в работе, позволит уточнить структуру системы и среды, выявить их недостатки, провести эксперименты по реализации логических схем в вычислительной среде, отработать методику программирования, изучить вопросы, связанные с автоматизацией программирования вы-

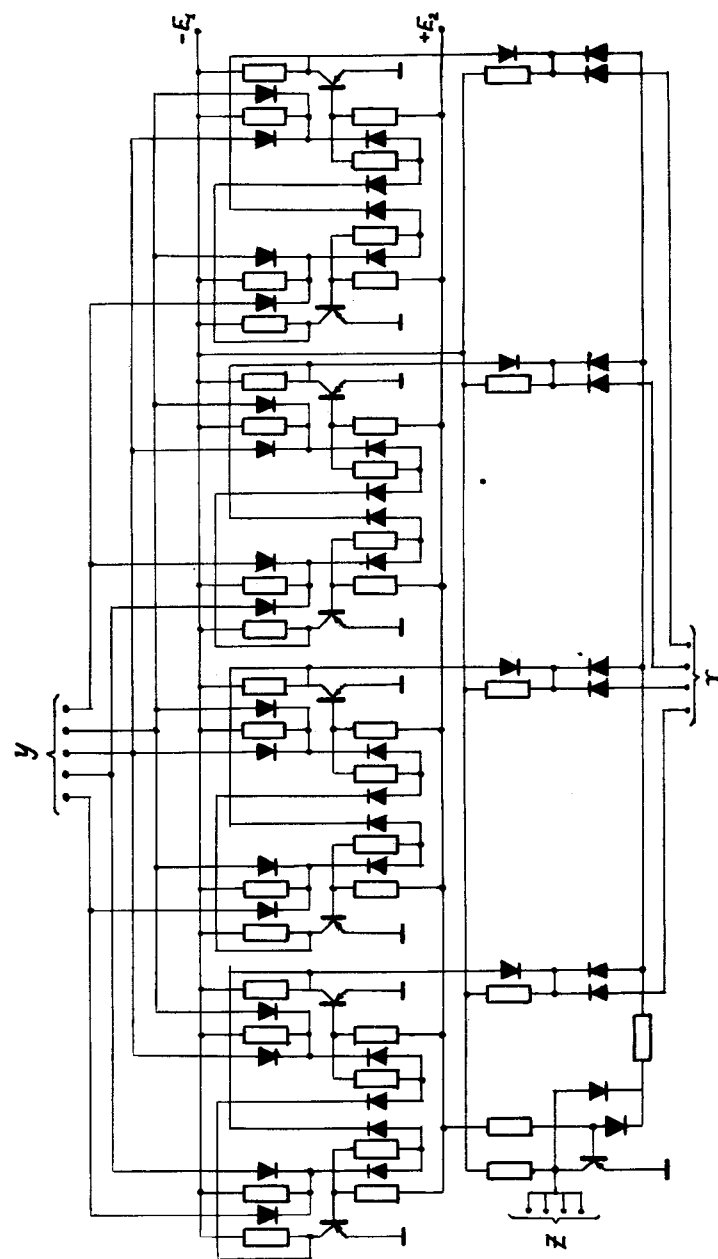


Рис. 6.

числительной среды с помощью вычислительной машины, вопросы решения задач на вычислительной среде и т.д.

Л и т е р а т у р а

1. Э.В. Евремов, Д.Г. Косарев. Однородные универсальные вычислительные системы высокой производительности. Новосибирск, 1966.