

О РЕАЛИЗАЦИИ ВЫЧИСЛИТЕЛЬНОЙ СРЕДЫ НА ЭЛЕМЕНТАХ С
СОВМЕЩЕННЫМИ ФУНКЦИЯМИ

А.И. Мишин

Требования высокой производительности вычислительных машин при решении различных задач и простоты технологии изготовления приводят к необходимости создания машин со структурой, изменяющейся в зависимости от решаемых задач, и отличающихся высокой однородностью структуры [1],[2]. Показано, что таким требованиям наилучшим образом удовлетворяет вычислительная среда.

Схему элемента вычислительной среды можно представить в виде трех блоков (рис. I):

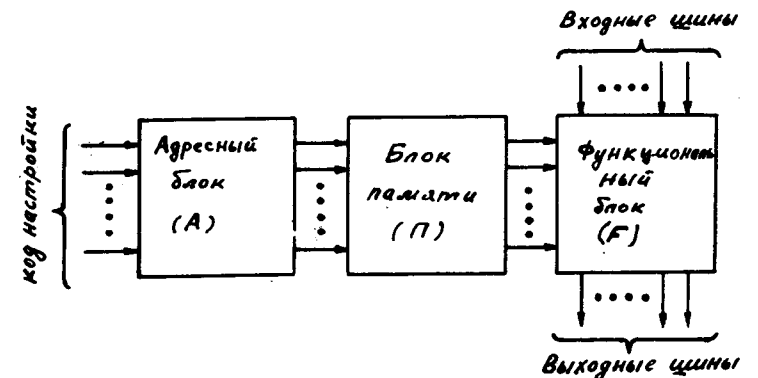


Рис. I.

- 1) функционального блока F , реализующего логические функции и задержку;
- 2) блока памяти Π , выполняющего функции хранения настроечной информации;
- 3) адресного блока A , назначение которого заключается в передаче информации, содержащейся в программе, в ячейки блока памяти.

Рассмотрим элемент среды с двухкоординатной выборкой и двухкоординатным заданием кода настройки. Один из вариантов элемента среды, выполненного на логических элементах И, ИЛИ, НЕ представлен на рис. 2. Входы 1-4 - рабочие входы элемента,

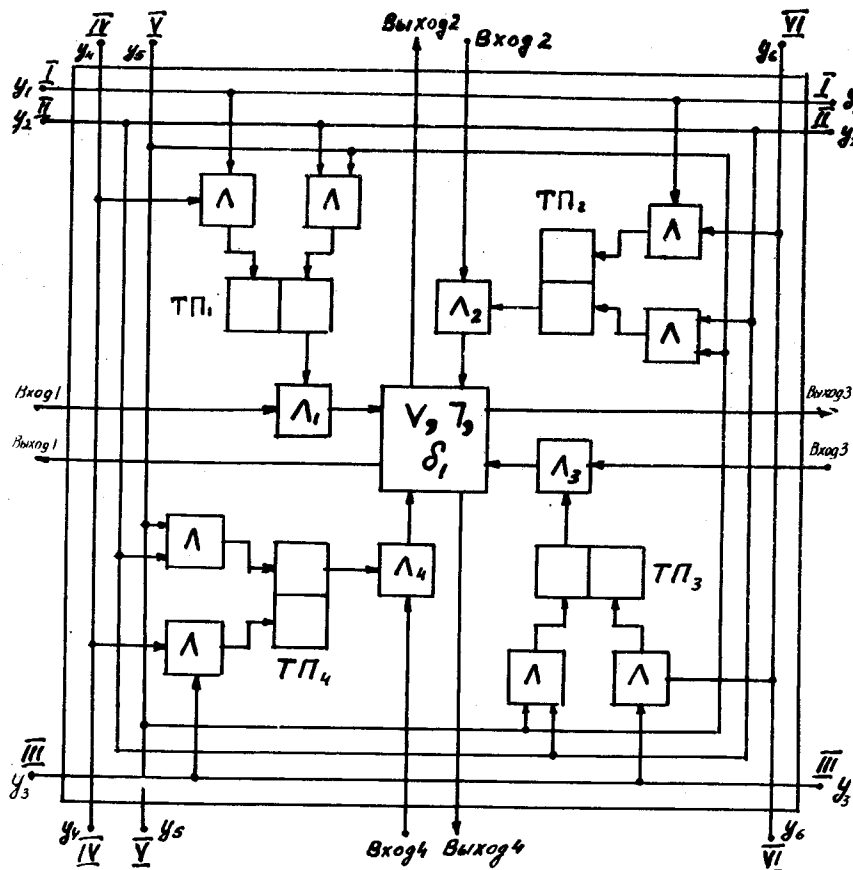


Рис. 2.

на которые поступают сигналы с рабочих выходов соседних элементов или извне; выходы 1-4 - рабочие выходы элемента (все выходы элемента отождествлены); шины I-I; II-II; III-III; IV-IV; V-V; VI-VI - каналы, по которым подаются сигналы перенастройки элемента на выполнение заданной функции; $\Pi_1, \Pi_2, \Pi_3, \Pi_4$ - триггеры. Принципиальная схема элемента приведена в работе [3].

Пусть дано множество элементов среды и множество 4-полюсных соединительных элементов типа D , реализующего соединение "крест без точки" (рис. 3). Образует на базе указанных элементов один из вариантов структуры вычислительной среды (рис. 4). Для упрощения чертежа на нем не показаны шины настройки.

Поставим в соответствие структуре вычислительной среды граф G (рис. 5) так, чтобы вершинам графа соответствовали

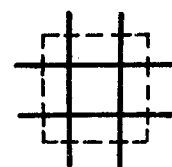


Рис. 3.

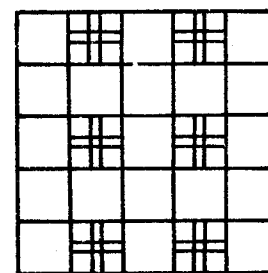


Рис. 4.

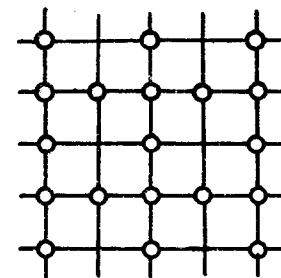


Рис. 5.

элементы, реализующие логические функции, а ребрам - связи между элементами (ребро рассматривается как двунаправленная дуга). Граф G , поставленный в соответствие структуре среды, будем называть графом среды. Для рассматриваемого случая вершинам $X = \{x_1, x_2, \dots, x_n\}$ графа среды соответствуют логические элементы ИЛИ-НЕ, а ребрам - элементы, реализующие либо замкнутый, либо разомкнутый контакт (если элемент находится в возбужденном состоянии), либо разомкнутый контакт, если элемент находится в невозбужденном состоянии. На языке графов это означает, что в матрице смежности графа среды элемент, стоящий на пересечении i -ой строки и j -го столбца, равен либо единице, либо нулю в зависимости от того, включенному или выключен-

ному состоянию соответствует дуга, идущая из вершины x_i в вершину x_j .

Можно показать, что для того, чтобы структура вычислительной среды, выполненная на элементах ИЛИ-НЕ (И-НЕ) и двоичных элементах памяти, удовлетворяла требованиям автоматной полноты, необходимо и достаточно, чтобы граф среды 1) был неплоским, 2) состоял из единственной компоненты связности (для конечного графа), 3) содержал циклы нечетной длины, 4) степень графа должна быть не менее 3.

Необходимость существования в графе среды циклов с нечетными числами ребер (вершин) непосредственно следует из разложения произвольной функции алгебры логики по переменной x_i

$$f(x_1, x_2, \dots, x_{i-1}, x_i, x_{i+1}, \dots, x_n) = x_i f(x_1, x_2, \dots, x_{i-1}, 1, x_{i+1}, \dots, x_n) \vee \bar{x}_i f(x_1, x_2, \dots, x_{i-1}, 0, x_{i+1}, \dots, x_n)$$

Это можно трактовать следующим образом: от каждого входного полюса логической схемы, реализованной в вычислительной среде, до полюса, с которого снимается результат выполнения функции, должны существовать пути, позволяющие подводить к выходному полюсу как переменные x_i , так и их отрицания $\bar{x}_i$.

Физически элемент среды может быть выполнен как в резистивно-транзисторном, так и в диодно-резистивно-транзисторном вариантах. В первом случае в основу элемента может быть положен резистивно-транзисторный модуль (рис. 6), во втором случае - диодно-резистивно-транзисторный модуль (рис. 7). Легко

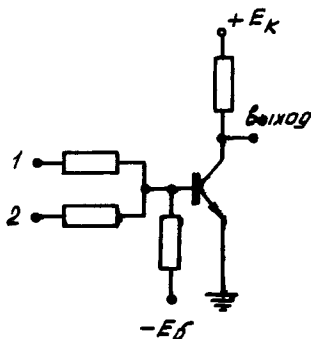


Рис. 6.

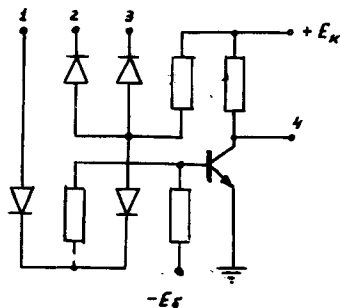


Рис. 7.

видеть, что в обоих случаях элемент среды получается сравнительно сложным. Например, если сложность элемента среды оценивать числом различных компонент (сопротивлений, диодов, транзисторов и т.д.), то сложность C будет: $C \approx 100+120$. Элементы среды, выполненные на элементах динамического типа (феррит-транзисторные, феррит-диодные, транзисторные динамические элементы и т.д.), не проще элементов среды потенциального типа и уступают последним по таким важным показателям, как технологичность изготовления и наладка сложных схем.

Ниже будут рассмотрены элементы среды, выполненные по принципу совмещения функций адресного блока, блока памяти и функционального блока.

Комбинированные схемы элементов среды

Из рассмотрения конкретных схем элементов среды видно, что большинство компонент идет на реализацию элементов памяти и адресной части. Около 10% общего числа компонент расходуется на выполнение функции. Естественно, возникает вопрос: каким образом уменьшить сложность блоков? По-видимому, одним из перспективных путей в этом направлении является совмещение функций адресного блока, блока памяти и функционального блока.

При этом среднее число функций, выполняемых одной компонентой (плотность совмещения функций) составит

$$N = \frac{S_A + S_n + S_F}{S_A + S_n + S_F - S_{An} - S_{AF} - S_{nF} + S_{AnF}}$$

где S_A , S_n , S_F - числа компонент, реализующих функции адресного блока, блока памяти и функционального блока;

S_{An} - число компонент, реализующих функции адресного блока и блока памяти ($S_{An} = S_{Anp}$);

S_{AF} - число компонент, реализующих функции адресного и функционального блока ($S_{AF} = S_{Afp}$);

S_{nF} - число компонент, реализующих функции блока памяти и функционального блока ($S_{nF} = S_{nfp}$);

S_{AnF} - число компонент, реализующих функции блока памяти, адресного и функционального блоков ($S_{AnF} = S_{AnpF}$).

Средний "выигрыш" на компоненту, получаемый от совмещения, составит

$$\lambda = \frac{S_{AP} + S_{AF} + S_{PI} - S_{APF}}{S_{PI} + S_{PI} + S_{PI} - S_{AP} - S_{AF} - S_{PI} + S_{APF}}$$

Коэффициенты $\mathcal{N}_{\varphi}$ и λ связаны выражением

$$\mathcal{N}_{\varphi} - \lambda = 1$$

Рассмотренные выше схемы элементов среды были построены по принципу полного несовмещения функций и имеют $\mathcal{N}_{\varphi} = 1$, $\lambda = 0$. Для случая полного совмещения функций $\mathcal{N}_{\varphi} = 3$, $\lambda = 2$. Ниже будут рассматриваться элементы среды с $\mathcal{N}_{\varphi} \approx (1, 6+2, 5)$, $\lambda \approx (0, 6+1, 5)$; при этом будем минимизировать число компонент, содержащихся в элементе среды.

Из вышесказанного следует, что минимально полным элементом среды является элемент на три входа с управлением по каждому входу. С целью получения вычислительной среды, обладающей одинаковыми свойствами относительно любой грани, будем рассматривать элемент на четыре входа.

Пример комбинированной схемы показан на рис. 8.

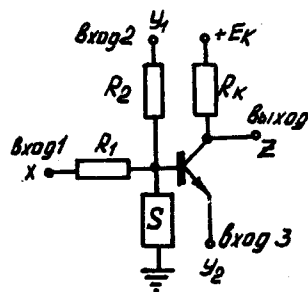


Рис. 8.

Элемент представляет собой управляемый инвертор. Эффект управления достигается прибором с S характеристикой (S -прибором), включенным в цепь базы. Пусть в исходном состоянии S -прибор находится в непроводящем состоянии. В этом случае

вход инвертора разрешен, и на его выходе имеем $z = \bar{x}$. Если S -прибор находится в проводящем состоянии, то запрещается прохождение сигнала с входа I на выход, т.е. инвертор в этом случае не управляется со стороны входа I . На выходе схемы имеем $z = 1 = const$. Удержание S -прибора в проводящем состоянии осуществляется при помощи тока, задаваемого через сопротивление R_2 .

Переключение управляемого инвертора из состояния, в котором он реализует оператор отрицания, в состояние, соответствующее реализации функции константы, осуществляется подачей положительных потенциалов на эмиттер транзистора и на вход 2. Это ведет к увеличению потенциала на базе транзистора и, следовательно, к переключению S -прибора в проводящее состояние. Переключение управляемого инвертора в состояние, соответствующее реализации оператора отрицания, осуществляется отключением источника питания.

Режим работы схемы иллюстрирует рис. 9, где 1 - вольт-амперная характеристика S -прибора; 2 - входная вольт-амперная характеристика транзистора; 3, 4 - нагрузочные линии соответственно для единичного (E') и нулевого (E'') уровней входных сигналов.

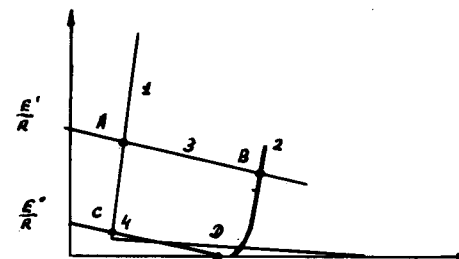


Рис. 9.

Если S -прибор находится в проводящем состоянии, то под действием входных сигналов его рабочая точка будет соответствовать точкам "А" или "С" (точке "А", если на вход схемы подан единичный уровень напряжения, и точке "С", если

на вход схемы подан нулевой уровень напряжения). Транзистор в обоих случаях закрыт.

Если S -прибор находится в непроводящем состоянии, то при подаче входных сигналов транзистор будет находиться в открытом или закрытом состоянии в зависимости того, где находится его рабочая точка. Точка "В" соответствует открытому состоянию транзистора, а точка "Д" - закрытому.

Управляемый инвертор может быть описан следующей системой уравнений:

$$z(t+\delta) = \overline{x(t) \& q(t)},$$

$$q(t+1) = q(t) \vee y_1(t) \& y_2(t) \vee x(t) \& y_2(t),$$

- где $x \in \{0,1\}$ - логическая переменная, подаваемая на вход I;
 $q \in \{0,1\}$ - состояние, характеризующее прибор с характеристикой S - типа;
 $y_1, y_2 \in \{0,1\}$ - управляющие переменные, подаваемые на входы 2,3;
 $z \in \{0,1\}$ - выходная переменная;
 δ - задержка, обусловленная свойствами физических приборов.

Положению рабочей точки S -прибора в области проводимости соответствует состояние "I", а положению рабочей точки S -прибора в непроводящей области соответствует состояние "0".

На базе управляемого инвертора могут быть построены самые разнообразные элементы среды. В качестве примера рассмотрим 4-полюсный элемент. Схема элемента представлена на рис.10. Элемент описывается следующей системой уравнений:

$$z_i(t+\delta) = \overline{x_i(t) \& q_i(t)}, \quad i=1,2,3,4,$$

$$q_1(t+1) = q_1(t) \vee [y_1(t) \& y_3(t) \vee x_1(t) \& y_3(t)],$$

$$q_2(t+1) = q_2(t) \vee [y_2(t) \& y_3(t) \vee x_2(t) \& y_3(t)],$$

$$q_3(t+1) = q_3(t) \vee [y_2(t) \& y_4(t) \vee x_3(t) \& y_4(t)],$$

$$q_4(t+1) = q_4(t) \vee [y_1(t) \& y_4(t) \vee x_4(t) \& y_4(t)].$$

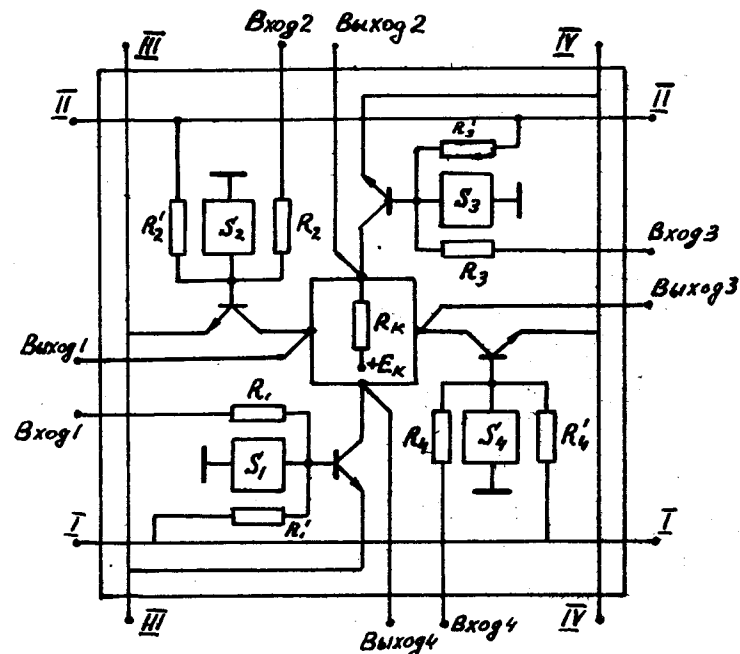


Рис.10.

- где $x_i \in \{0,1\}$ - входные логические переменные, которые подаются на входы I-4;
 $y_i \in \{0,1\}$ - управляющие переменные, которые подаются на шины I-I; II-II; III-III; IV-IV;
 $q_i \in \{0,1\}$ - состояние, характеризующее i -ый элемент, памяти,
 $z_i \in \{0,1\}$ - выходные логические переменные, которые снимаются с выходов I-4;
 δ - задержка.

Заметим, что в вычислительной среде при установке элементов памяти в состояние "I" необходимо, чтобы входные логические переменные, соответствующие этим элементам памяти, принимали состояние "0". Последнее легко достигается соответствующей коммутацией питающей шины E_K .

1



1

4

4

1

$y_5, y_6 \in \{0,1\}$ - управляющие переменные, подаваемые на входы 5,6;

$w_i \in \{0,1\}$ - управляющие переменные, которые подаются на входы 1 - 4 от соседних элементов в процессе настройки;

$q_i \in \{0,1\}$ - состояние элементов памяти;

K, ℓ - координаты элемента;
 δ - задержка.

В элементе функции

Заметим, что введение в элемент среды диодной схемы ИЛИ

Другие схемы элементов с использованием S -прибора пред-

ставлены на рис. 12 и 13.



Элементы вычислительной среды с униполярными транзисторами могут быть изготовлены полностью методом интегральной технологии.

В качестве S -прибора в рассмотренных схемах может быть использован прибор со структурой $p-n-p-n$ или тонкопленочный переключающий элемент на основе $Me-\bar{Se}-Me$, например, $Al-Se-Ag$ [4].

Рассмотренные схемы позволяют сделать вывод, что использование комбинированных схем в $6 + 10$ раз снижает количество компонент в элементе среды, что весьма существенно при его реализации в интегральном исполнении.

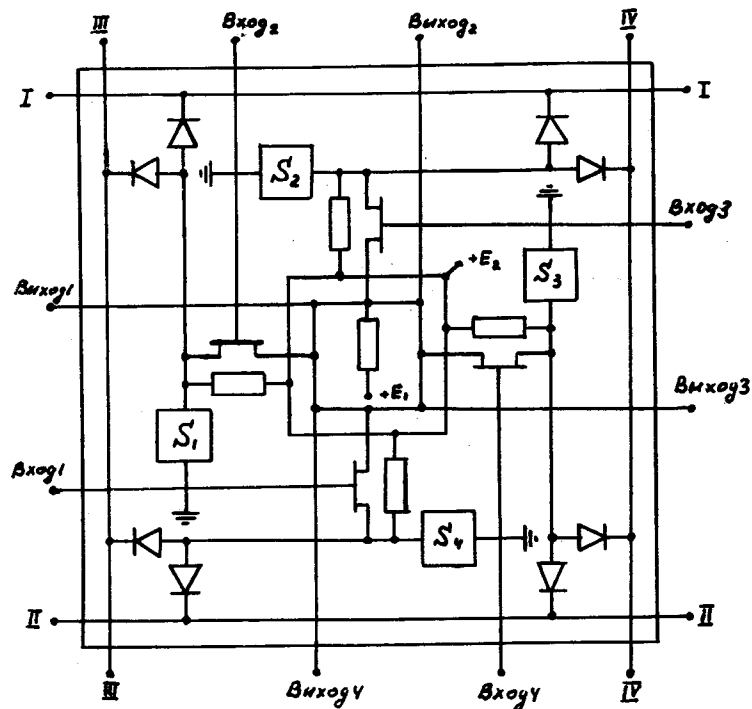


Рис.13.

В Институте математики СО АН СССР были изготовлены тонкопленочные микросхемы элементов среды по схеме рис. 10. В качестве активных приборов использовались микротранзисторы 2Т-319.

Отметим, что потребляемая мощность микроэлементом среды составляет единицы $мвт$, а плотность упаковки -

$$- 6 \frac{\text{элементов среды}}{\text{см}^2} \quad \text{или} \quad 100 \frac{\text{компонент}}{\text{см}^2}$$

Максимальное быстродействие схемы при потребляемой мощности $10 мвт$ соответствует $f = 1 \cdot 10^6$ гц.

Элемент среды с униполярными транзисторами может быть создан исключительно методом напыления, а элементы с биполярными транзисторами могут быть рекомендованы для изготовления методом совмещенной технологии, при котором тонкопленочные резисторы и тонкопленочные переключающие элементы осаждаются на поверхности изоляционного слоя, например, двуокиси кремния, покрывающего полупроводниковую монокристаллическую схему. Метод совмещенной технологии позволит выдержать более строгие допуски на компоненты схемы, что в конечном счете, приведет к уменьшению потребляемой элементом мощности и, следовательно, к увеличению плотности компоновки.

Л и т е р а т у р а

1. Э.В. Евреинов. О микроструктуре элементарных машин вычислительной системы. Вычислительные системы, вып. 4, Новосибирск, 1962 г.
2. Э.В. Евреинов, Ю.Г. Косарев. Однородные универсальные вычислительные системы высокой производительности. Новосибирск, Изд-во "Наука", Сибирское отделение, 1966.
3. А.И. Мишин. Об одном варианте комбинированной вычислительной системы. -Данный сборник, стр.45-56.
4. С.И. Коняев, А.И. Мишин. Тонкопленочный переключающий диод с S -образной вольт-амперной характеристикой -Данный сборник, стр.139-154.