

КРИОТРОННЫЙ ЭЛЕМЕНТ ВЫЧИСЛИТЕЛЬНОЙ СРЕДЫ, ПОСТРОЕННЫЙ
ПО ПРИНЦИПУ "ДВОЙНОЙ ЛОГИКИ"

О.Л. Бандман

Одним из важных достоинств криотронов как компонентов схем вычислительной среды является чрезвычайно простая реализация логических и запоминающих функций. Особенно просто реализуются ячейки памяти [1]. Это производится либо путем записи в контур незатухающего тока, либо путем переключения тока из одной параллельной ветви в другую. Однако это важное преимущество нельзя считать полностью использованным в тех средах, где для хранения единицы информации необходимо 2 или даже больше элементов среды. Так, например, в среде, где реализация логических функций происходит путем переключения тока питания в канал, соединяющий выходы одного элемента с входами других (рис. 1), требуется, по крайней мере, 6 элементов среды для реализации схемы простейшего триггера [2]. Если учесть то обстоятельство, что в большинстве вычислительных устройств, функции которых будет выполнять среда, значительную долю её объема займет память, то избыточность компонентов в среде становится очень высокой. Её можно резко снизить, если каждый элемент среды помимо логических и соединительных функций заставить еще выполнять функции ячейки памяти.

К созданию такого элемента можно подойти двумя путями.

I. Сохранив принцип выполнения логической функции путем

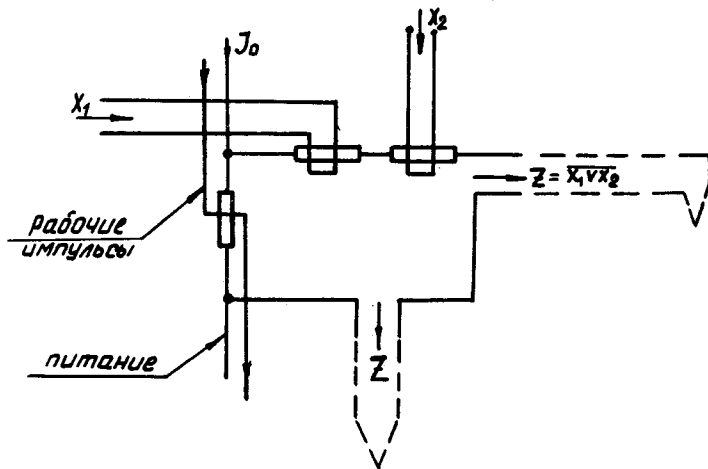


Рис.1.

переключения тока питания в выходную цепь элемента, ввести возможность настройки элемента еще на одно дополнительное состояние, когда он будет работать как ячейка памяти.

2. Применяв принцип "двойной логики" [3], отделить цепь распространения сигнала от цепи питания, которая разветвляется на два параллельных пути, образуя триггер. Состояние триггера соответствует реализованной элементом логической функции и сохраняется до прихода новых сигналов.

Примером схемы первого типа может служить элемент, функциональная часть которого реализует функцию "штрих Шеффера" и при этом может запомнить ее отрицание $\bar{Z} = \overline{x_1 \& x_2}$ (рис.2). Ток i_3 может быть отличен от нуля только при $i_1 > I_{cc}$ и $i_2 > I_{cc}$ ($x_1 = 1, x_2 = 1$), и, следовательно, $\bar{Z} = \overline{x_1 \& x_2}$. Цепь криотрона K_2 образует схему "отрицание", и, следова-

х) I_{cc} — критический ток криотрона, при котором клапан переходит из нормального состояния в сверхпроводящее, и обратно. В криотронных схемах ток, меньший I_{cc} , соответствует $x=0$, ток, больший I_{cc} , соответствует $x=1$.

тельно, на выходе элемента $\bar{Z} = \overline{x_1 \& x_2}$. Ток питания а также рабочий импульс прерываются после каждого такта работы среды.

Если в контур α путем подачи импульсов по шинам y_1 и y_2 записать незатухающий ток, то во входную цепь x_2 будет введена дополнительная индуктивность L . Это значительно увеличит постоянную времени цепи тока i_2 , и после прекращения входных сигналов x_1 и x_2 ток i_2 , медленно затухая, будет поддерживать состояние сопротивления клапана K_1 до тех пор, пока i не станет близким к 0. При этом никакой информации о выполненной элементом функции в нем не сохраняется.

Если в контуре α нет тока, то индуктивность L зашунтирована клапаном K_3 . Постоянная времени входной цепи x_2 резко уменьшается, и ток i_2 после прекращения входных импульсов быстро затухает, возвращая клапан K_1 сверхпроводимости раньше, чем i_3 успеет уменьшиться до I_{cc} . В сверхпроводящем контуре A остается записанный ток $i_3 > I_{cc}$, который циркулирует до тех пор, пока его не сотрет новый импульс тока i_2 . Считывание записанной информации производится по величине тока на выходе. При хранящейся "1" в каждом новом такте на выходе будет появляться "0", и наоборот.

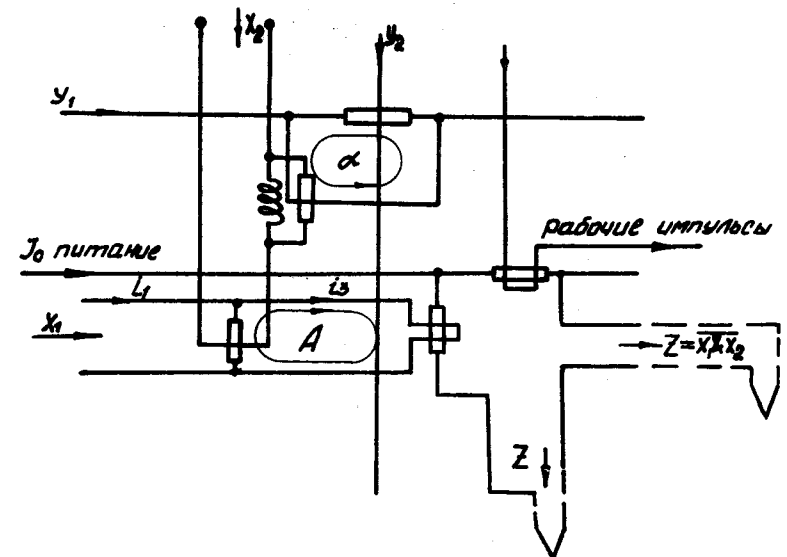


Рис.2.

Введение дополнительной индуктивности в схему функционального элемента уменьшает его быстродействие, причем это уменьшение может оказаться существенным, так как величина вводимой индуктивности с учетом возможной разности индуктивностей соединительных путей может быть в десятки раз больше индуктивности управляющей пленки криотрона.

Кроме того, следует отметить еще недостатки, общие для всех элементов, работа которых основана на принципе переключения тока из цепи питания в выходную цепь элемента.

Во-первых, в этих элементах "0" на выходе соответствует наличию сопротивления R в вентиле K_2 , и, следовательно,

$$i_4 = I_0 \frac{R_0}{R + R_p},$$

где I_0 — ток питания;

R_p — сопротивление вентилей K_4 .

Следовательно, даже в установившемся режиме в течение действия рабочего импульса $i_4 \neq 0$. Это плохо по двум причинам:

а) величина i_4 остается близкой I_{cc} , а для надежной работы необходимо, чтобы $i_4|_{z=0} > \eta I_{cc}$,

где η — коэффициент запаса ($\eta \approx 1,5$).

б) в обеих параллельных ветвях (вентили K_2 и K_4) в течение действия рабочего импульса существуют сопротивления и выделяется тепло.

Во-вторых, в средах с такими элементами возникают трудности при организации цепей питания всей среды. Чтобы избежать образования параллельных путей в системе питания, приходится разделять цепь питания на строки или столбцы.

Использование принципа "двойной логики" позволяет создать схему элемента, свободного от перечисленных недостатков и в то же время сохраняющего переработанную информацию без какой-либо дополнительной настройки.

Принцип "двойной логики" [3] заключается в том, что логические ячейки состояются из двух параллельных ветвей: в одной реализуется функция $f(x_1, x_2)$, в другой — её отрицание. Каждая ветвь имеет два входа: если на входы первой ветви подаются переменные x_1 и x_2 , то одновременно с ними на входы второй — подаются $\bar{x}_1$ и $\bar{x}_2$. Например, на рис.3 изо-

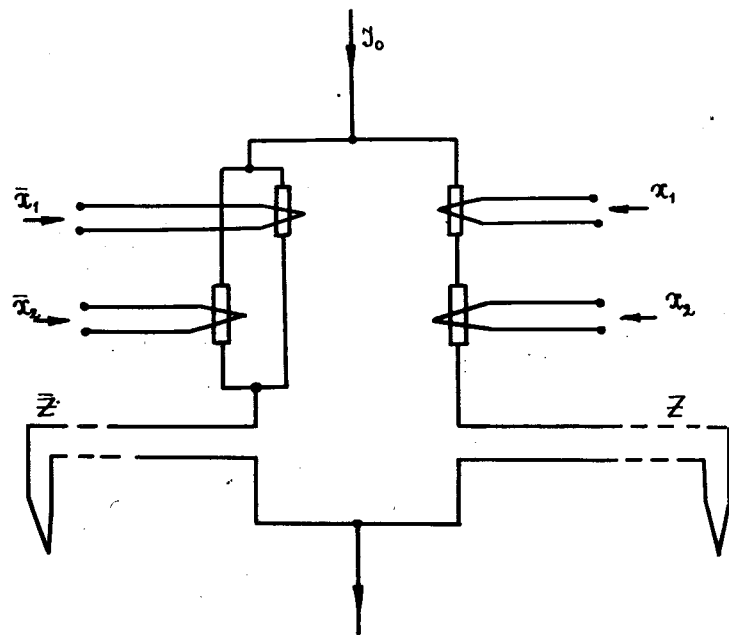


Рис.3.

бражена ячейка, в правой ветви которой реализуется функция "стрелка Пирса", в левой — функция "ИЛИ". Ток питания I_0 может проходить либо по одной, либо по другой ветви и остается в ней даже после прекращения входных импульсов до тех пор, пока новое воздействие не переведет его в другую ветвь. Таким образом, отпадает необходимость в рабочих импульсах и состояние, соответствующее выполненной функции, не снимается до следующих воздействий.

В схеме вычислительной среды, где функциональные элементы построены по этому принципу, от выходов одного элемента к входам других должны передаваться и нужные сигналы, и их отрицания, т.е. к двум входным сторонам каждого элемента должно подходить четыре канала. Чтобы при этом ограничиться только четырьмя шинами (по две на каждую сторону), схему следует построить таким образом, чтобы входные токи, пройдя через элемент, появлялись на выходе либо в виде функции $z = f(x_1, x_2)$, либо в виде ее отрицания $\bar{z}$ (рис. 4). При этом они воздей-

ствуют на соответствующие криотроны в цепи питания и переводят ток питания либо в правую, либо в левую триггерную ветвь. Будем считать, что наличие тока в правой ветви ($i_1 = I_0$) соответствует $x_1 = 1$, и, следовательно, элемент реализует функцию $f(x_1, x_2) = \overline{x_1} \vee x_2$. Чтобы при этом на выходах элемента тоже появилась "1", ток i_1 переводит в состояние сопротив-

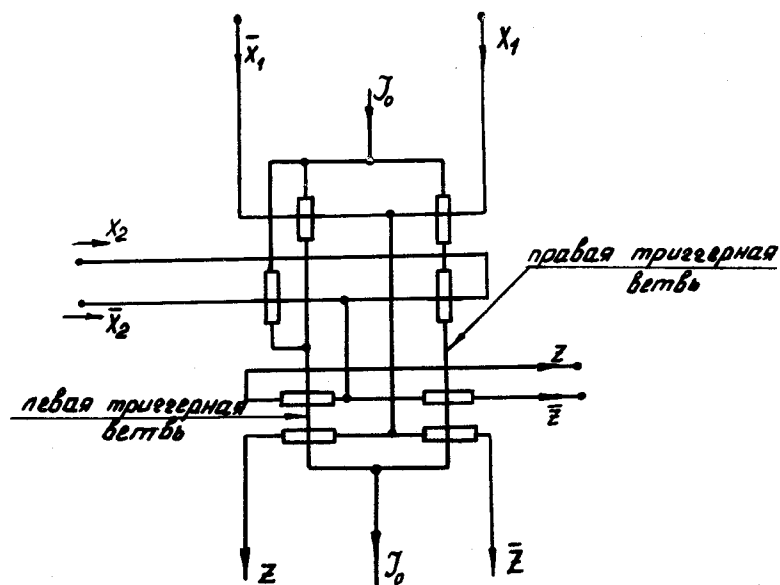


Рис. 4.

ления вентили криотронов K_5 и K_6 , тем самым блокируя выходы $\bar{z}$ и направляя оба пришедших на входы тока в шины $\bar{z}$.

Таким образом, если $x_1 = 1$, ток подходит к элементу по одной шине (на схеме она обозначена индексом "1"), если $x_1 = 0$, - по другой (шина "0"). Одновременное существование тока в обеих шинах невозможно.

При использовании элемента в качестве ячейки памяти запись "0" производится подачей $x = 1$ хотя бы на один из входов, запись "1" - одновременной подачей нулей на оба входа. Считывание следует производить подачей на один из входов $x = 1$. При этом состояние элемента не изменяется, а на противоположном выходе появляется сигнал, соответствующий записанной в элементе информации.

Можно предложить ряд вариантов сочетания такого элемента с соединительным. Один из них изображен на рис. 5. В качестве

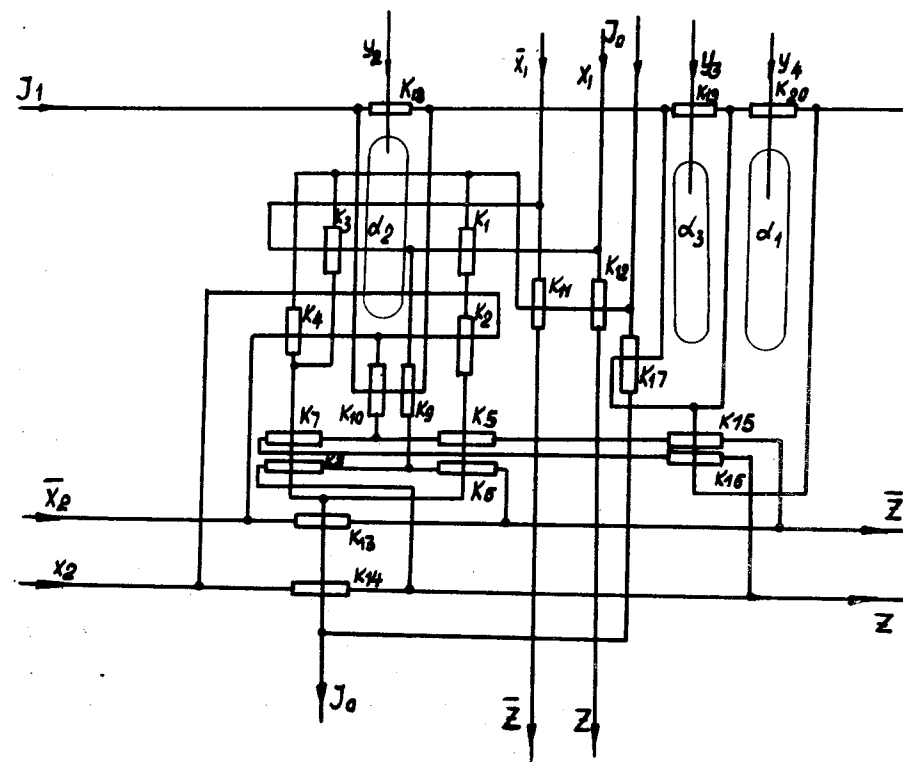


Рис. 5.

соединительного элемента используются две пары сверхпроводящих полосок - горизонтальные и вертикальные - и перемычка между ними, в которые может быть введено сопротивление соответствующей настройкой элемента.

Элемент имеет 4 состояния: 3 соединительных ("крест с точкой", "крест без точки" и "полное размыкание") и одно функциональное с памятью. Настройка на эти состояния обеспечивается записью незатухающих токов в три настроечных контура α_1, α_2 и α_3 , расположенных на пересечении настроечных шин (табл. I).

Т а б л и ц а I

Таблица состояний элемента

Реализуемая функция	Контуры с незату- хающим током	Возбужденные криотроны
"крест с точкой"	-	-
"крест без точки"	α_1	K_{15}, K_{16}, K_{20}
"полное размыка- ние"	$\alpha_1, \alpha_2, \alpha_3$	$K_9, K_{10}, K_{11}, K_{12}, K_{13}, K_{14}, K_{15}, K_{16}, K_{17}$
$Z = \overline{x_1 \vee x_2}$	α_3, α_1	$K_{11}, K_{12}, K_{13}, K_{14}, K_{15}, K_{16}, K_{17}$

Разработка приведенной схемы элемента вычислительной среды была вызвана необходимостью исключения некоторых недостатков схем, предложенных ранее, и, главное, реализации функции памяти в каждом элементе. В связи с этим интересно сравнить вычислительную среду, построенную из таких элементов, с криогенным ассоциативным устройством обработки данных, описанном в [5]. Если выполнить элемент вычислительной среды с такими же размерами криотронов и соединительных полос как в ассоциативном устройстве, то он займёт площадь 132 мм^2 , т.е. в 3,2 раз больше, чем одна ячейка АУ. Следовательно, для построения среды такого же объема (5000 72-разрядных слов) потребуется соответственно большая площадь плат. Однако соотношение площадей криотронных схем не будет соответствовать соотношению стоимостей устройств, так как стоимость криотронной схемы обычно составляет не более 30% от общих затрат на ассоциативное устройство, причём остальное приходится на внешнее электронное обрамление. В описанном в [5] ассоциативном устройстве связанное с криотронной схемой внешнее оборудование выполнено на стандартных модулях типа SLT фирмы ЭВМ. Общее количество их составляет 4701, и только 20% от него используется в тех блоках (источники питания и выходные усилители), которые нужны также и для вычислительной среды. Это даёт основание предполагать, что вычислительная среда, использованная в качестве ассоциативной памяти, будет не многим дороже этого специализированного устройства.

Л и т е р а т у р а

1. Дж. Брэмер. Сверхпроводящие устройства. М, 1964 г.
2. Б.М. Фомель. Динамика триггера в криотронной вычислительной среде. - Данный сборник, стр.107-120.
3. V.L.Newhouse. Applied Superconductivity.
4. Э.В. Евреинов, Ю.Г. Косарев. Однородные вычислительные системы высокой производительности. Новосибирск, 1966.
5. Бэрнард, Бенке, Линдквист, Сибер. Структура криогенного ассоциативного устройства обработки данных. ТИИЭР, 1964, № 10.