ВЫЧИСЛИТЕЛЬНЫЕ СИСТЕМЫ
1971 год Выпуск 48

УДК 681.142.34

СОСТОЯНИЕ И ПРОБЛЕМЫ СОЗДАНИЯ ЦИФРОВЫХ ИНТЕГРИРУЮЩИХ СТРУКТУР И СИСТЕМ

А.В. Каляев

§I. Постановка и обоснование задачи создания однородных цифровых интегрирующих структур

I. Некоторые современные проблемы развития вычислительной техники

Классическая структура универсальных и специализированных цифровых вычислительных машин (ЦВМ), как стало очевидно в последнее время, не является оптимальной по многим причинам и прежде всего потому, что такая структура часто не удовлетворяет предъявленным к ЦВМ требованиям, которые год от года становятся все более жесткими, разнообразными и трудно совместимыми.

Не вызывает сомнений, что требования, предъявляемые к вычислительным устройствам, являются той исходной позицией, которая в значительной мере определяет структуру и методы построения ЦВМ.

Одним из важнейших требований, которое формулируется в абсолютном большинстве случаев, является надежность.

Кардинальное решение проблемы надежности цифровых автоматов можно получить только на пути широкого использования микроэлектронных схем. Применение микроэлектроники, особенно больших интегральных схем, существенно повышает надежность вычислительных устройств, во-первых, вследствие более высокой надежности элементов в микроэлектронном исполнении, во-вторых, за счет резкого сокращения числа соединений, необходимых при монтаже микроэлектронных узлов. Наконец, в-третьих, микроэлектроника дает возможность повысить надежность цифровых автоматов путем широкого применения методов введения структурной избыточности.

Широкое использование микроэлектроники неизбежно приводит к требованию синтезирования вычислительных устройств с таким расчетом, чтобы их структура была максимально однородной. В противном случае возникает необходимость производить множество разнотипных микроэлектронных узлов, существенно отличающихся друг от друга, что резко снижает технологичность, повышает стоимость производства цифровых автоматов и одновременно ухудшает их надежность.

В тех случаях, когда вычислительные устройства выполняют весьма ответственную роль в системах управления или используются в автономных системах управления и контроль человека по тем или иным причинам затруднен или вообще невозможен, предъявляются высокие требования к живучести вычислительных устройств. Живучесть заключается в том, что должно быть обеспечено правильное (пусть даже с меньшей эффективностью) функционирование цифрового автомата в целом даже при полном выходе из строя значительной части его узлов. Живучесть может быть достигнута в вычислительных устройствах на основе однородных структур, состоящих из однотипных микроэлектронных узлов. В однородных структурах цифровых автоматов легко заменить вышедшие из строя узлы другими и тем самым обеспечить его правильное функционирование в дальнейшем.

Во многих системах от вычислительных устройств требуется работа в реальном масштабе времени или даже с опережением его. Особенно остро этот вопрос стоит при управлении реальными процессами и объектами. Часто одновременно с работой в реальном масштабе времени необходимо обеспечить достаточно высокую точность вычислений, без которой управление оказывается невозможным. Повышение скорости работы и точности вычислительных устройств наиболее эффективно может быть осуществлено лишь путем широкого использования параллельных методов выполнения операций. В свою очередь, реализация параллельных алгоритмов вычислений практически невозможна без использования средств микроэлектроники и обеспечения однородности структур вычислительных устройств.

Очень серьёзные требования в настоящее время предъявляются к габаритам и весу вычислительных устройств, особенно при установке последних на различного рода подвижных объектах. Совершенно ясно, что эта проблема требует для своего решения широкого применения средств микроэлектроники.

Системы управления, в которых используются вычислительные устройства, работают часто в сложной изменяющейся обстановке. Резкое изменение условий работ во многих случаях требует перестройки структуры управления, приспособления ее к изменившимся условиям. При этом человек не всегда имеет возможность в процессе работы устройства управления произвести его перестройку или изменить программу работы. В этой связи все чаще ставится задача адаптации, самонастройки вычислительного устройства, входящего в систему управления. Для возможности самонастройки, как правило, необходима избыточность и однородность структуры. Следовательно и с этой точки зрения желательно широкое использование микроэлектроники и однородных структур.

Таким образом, основные требования, предъявляемые в настоящее время к цифровым автоматам, приводят в большинстве случаев к необходимости синтеза последних в виде однородных вычислительных устройств на основе средств микроэлектроники.

Однородность структуры и синтез вычислительных устройств в микроэлектронном исполнении необходимы также и с точки зрения экономической эффективности. При отработанной технологии и однотипности микроэлектронных узлов вычислительных устройств стоимость последних будет значительно ниже стоимости аналогичных устройств в обычном полупроводниковом исполнении.

2. Проблемы создания ЦВМ в микроэлектронном исполнении

Многочисленные разработки универсальных цифровых вычислительных машин в микроэлектронном исполнении, ведущиеся в настоящее время, наталкиваются на серьёзные трудности, связанные прежде всего с тем, что обычные универсальные ЦВМ были созданы

в свое время на основе функционально полного набора полупроводниковых элементарных логических ячеек и запоминающих элементов. Из подобных логических ячеек и запоминающих элементов строятся, как известно, отдельные узлы ЦВМ, существенно отличающиеся друг от друга как по функциональному назначению, так и по структуре.

Строить ЦВМ с обычной структурой в микроэлектронном исполнении на основе отдельных элементарных логических ячеек весьма затруднительно и практически нецелесообразно, так как при этом возникают, во-первых, большие технологические трудности, связанные с монтажом элементарных микроэлектронных ячеек, во-вторых, резко снижается надежность, наконец, в-третьих, теряются преимущества микроэлектронных ЦВМ в отношении веса и габаритов.

В связи с этим возникает настоятельная необходимость использовать для синтеза ЦВМ не отдельные микроэлектронные логические ячейки, а крупные микроэлектронные узлы (большие интегральные схемы – БИС). Подобный подход упрощает технологию монтажа, существенно повышает надежность и позволяет построить микроэлектронную ЦВМ с незначительным весом и габаритами.

Однако построение ЦВМ с обычной структурой на основе крупных микроэлектронных узлов наталкивается на серьёзное препятствие, связанное с изготовлением большого числа разнотипных БИСов. Кроме того, ЦВМ из разнообразных крупных микроэлектронных узлов не обладает таким преимуществом, как взаимозаменяемость элементов структуры.

Следует заметить, что рассмотренные выше требования в отношении однородности, живучести, работы в реальном масштабе времени, параллельности операций и другие в случае классической структуры ЦВМ в значительной части не могут быть удовлетворены и тем более не удовлетворяются одновременно все.

Отмеченные трудности заставляют искать новые принципы организации структуры ЦВМ. Одним из наиболее перспективных направлений в разработке микроэлектронных цифровых автоматов являются однородные универсальные вычислительные среды, в основу построения которых кладется элементарная логическая ячейка, обладающая автоматной и коммутационной полнотой. В работах [1,2] показано, что однородные вычислительные среды обладают универсальностью. Подобные среды легко могут быть выполнены в микроэлектронном исполнении и удовлетворяют большинству разнообразных жестких требований, изложенных выше.

К сожалению, на этом пути имеются определенные трудности: сложность управления однородными вычислительными средами и большая избыточность оборудования.

Очень большое количество элементарных ячеек вычислительной среды и сложность настройки связей между ними, которые определяются решаемой задачей, требуют весьма сложного устройства управления среды. В современных условиях объем устройства управления может превысить объем настраиваемой вычислительной среды.

Кроме этого, для реализации в однородной вычислительной среде какой-либо конкретной схемы обычно требуется на порядок больше элементарных логических ячеек, чем при непосредственном выполнении той же схемы обычным способом.

Отмеченные обстоятельства сдерживают в настоящее время широкое практическое использование однородных вычислительных сред.

3. Однородные цифровые интегрирующие структуры

Сложность системы управления однородной вычислительной среды обусловливается тем, что требуется настраивать значительное число коммутируемых элементов при решении сложных задач.

Если в основу однородной структуры цифрового автомата положить не элементарную ячейку среды, а законченный решающий блок, выполняющий достаточно крупную операцию, то сложность устройства управления уменьшается. Основная проблема при этом заключается в разработке единого функционально полного универсального блока и в создании для набора таких блоков параллельных алгоритмов, охватывающих достаточно широкий круг задач.

Известны разработки однородных вычислительных структур [3,4,5], в основу которых положен решающий блок (модуль) арифметического типа, то есть простейшее арифметическое устройство ЦВМ. Такая однородная структура состоит из множества параллельно работающих арифметических устройств, связанных между собой жесткими каналами связи по принципу быстродействия. Рассмотренная структура оказывается весьма сложной и недостаточно гибкой. Она не удовлетворяет некоторым перечисленным выше требованиям. В частности, из-за сложности арифметического устройства остается нерешенной проблема однотипности элемента структуры, так как каждый модуль должен состоять в свою очередь из достаточно большого количества разнотипных узлов, а выполнить модуль в целом в виде единой большой интегральной схемы в настоящее время не представляется возможным и вряд ли будет экономически целесообразным и в будущем.

Проблема синтеза однородных вычислительных структур наиболее эффективно решается в настоящее время для специализированного класса цифровых вычислительных машин: для класса цифровых интегрирующих машин (ЦИМ). Последние охватывают весьма широкий круг задач. Особенно удобны эти машины для решения задач с непрерывно изменяющимися переменными и параметрами, а также для использования в различных системах цифрового управления и для цифрового моделирования.

В основу построения ЦИМ органически заложены принципы однородности структуры и параллельности выполнения операций. Дело заключается в том, что в цифровых интегрирующих машинах реализуются системы дифференциальных уравнений Шеннона, которые решаются с помощью лишь двух типов вычислительных блоков: цифровых интеграторов и сумматоров [6]. В случае многоразрядных приращений используются еще и экстраполяторы приращений.

Все перечисленные решающие блоки ЦИМ легко объединяются в обобщенный универсальный цифровой интегратор, который является основой построения однородной цифровой интегрирующей структуры (ОЦИС). При этом важно, что универсальные цифровые интеграторы оказываются относительно простыми и имеют небольшое число входов и выходов. Если окружить универсальный цифровой интегратор несколькими слоями коммутирующих ячеек, связывающих входы и выходы интегратора с внешней средой, то образуется стандартный блок однородной цифровой интегрирующей структуры, на основе которого легко синтезируется ОЦИС в целом.

Рассмотренный стандартный блок однородной цифровой интегрирующей структуры содержит относительно небольшое число элементов, вследствие чего его нетрудно выполнить в виде единой большой интегральной микроэлектронной схемы.

Очень важно также то, что общее число стандартных блоков в однородной интегрирующей структуре относительно невелико. Для решения большинства практических задач вполне достаточно иметь в составе ОЦИС I00 - I000 стандартных блоков. Это существенно упрощает систему управления ОЦИС. Тем более, что программирование задач в однородной цифровой интегрирующей структуре фактически сводится к простой коммутации интеграторов, которая полностью определяется двумя программирующими матрицами, состоящими из единиц и нулей.

Небольшое количество стандартных блоков и малое число входов и выходов каждого блока существенно облегчают технологию монтажа однородных цифровых интегрирующих структур, резко повышают надежность и живучесть, значительно упрощают систему управления и настройку структур на решение конкретных задач, делают относительно простой взаимозаменяемость решающих блоков и дают возможность легко наращивать структуры путем простого добавления стандартных блоков. Такие цифровые интегрирующие структуры позволяют реализовать параллельное выполнение операций, за счет чего резко повышается скорость вычислений, причем обеспечивается достаточно высокая их точность. ОЦИС хорошо приспособлена к адаптации и самонастройке. В однородных интегрирующих структурах могут быть широко использованы методы резервирования и голосования. Легко реализуется простой аппаратурный принцип программирования и инкрементный метод передачи и переработки информации. Наконец, в таких структурах эффективно проявляются достоинства микроэлектронных схем в отношении компактности и малого веса.

Как видно, большинство требований, которые предъявляются на современном этапе к цифровым автоматам, сравнительно просто и, что очень важно, одновременно выполняются при синтезе однородных цифровых интегрирующих структур. Это позволяет широко использовать микроэлектронные однородные цифровые интегрирующие структуры для целей управления и моделирования особенно там, где другие классы цифровых автоматов часто не подходят по тем или иным соображениям и где использование указанных классов связано с большими трудностями.

Следует отметить, что однородные цифровые интегрирующие структуры являются специализированными вычислительными устройствами и пригодны для решения хотя и достаточно широкого, но

ограниченного класса задач. В основном ОЦИС предназначены для решения непрерывных задач. Например, дискретные, одноразовые вычисления с помощью ОЦИС производить затруднительно.

Иногда отсутствие широкой универсальности относят к числу серьёзных недостатков того или иного специализированного класса вычислительных машин. На самом деле универсальные и специализированные вычислительные машины не исключают и не заменяют друг друга. Один класс призван дополнять другой и каждый из них имеет свою достаточно широкую область применения.

При рассмотрении проблемы универсальности и специализации ЦВМ не следует различать два аспекта этого вопроса: вопрос об универсальности в смысле круга решаемых задач и вопрос об универсальности процесса решения отличающихся друг от друга классов задач.

Имеется ряд проблем, где необходима и крайне важна универсальность вычислительных машин как в отношении круга решаемых задач. так и в отношении организации процесса их решения. К числу таких проблем можно отнести проблемы фундаментальных естественных наук.

Имеется ряд проблем, для которых универсальность вычислительных машин и систем необходима лишь в смысле круга исследуемых задач. Сюда следует отнести проблемы управления государством, экономикой, производством, военными операциями, крупные технические проблемы и т.п. В этих случаях, как правило, не нужна и даже нежелательна универсальность процесса решения задач, так как такая универсальность может привести к усложнению процесса решения и к снижению производительности машин.

Наконец, имеется ряд проблем, которые требуют для своего решения преимущественно специализированных вычислительных машин. Сюда относятся проблемы управления динамическими объектами и технологическими процессами, проблемы навигации, прогнозирования и экстраполяции, проблемы цифрового моделирования и многие другие. Для перечисленных проблем обычно не требуется универсальность ни в отношении круга задач, ни в отношении организации процесса их решения.

Однородные цифровые интегрирующие структуры наиболее приспособлены для решения последнего круга проблем и здесь они выгодно отличаются от обычных универсальных ЦВМ и от универсальных вычислительных сред тем, что позволяют достичь высокого быстродействия, большой точности, максимальной надежности, наибольшей экономии оборудования, дают возможность обеспечить резервирование, живучесть, простоту перестройки и обладают рядом других преимуществ.

В тех случаях, когда для решения сложных задач необходима большая универсальность, чем та, которой обладает ОЦИС, весьма перспективными могут оказаться комбинированные системы, состоящие из однородной цифровой интегрирующей структуры, на которую возлагается решение непрерывной части задач, и из сравнительно небольшой универсальной вычислительной среды, которая выполняет дискретные и логические операции. На вычислительную среду в подобных комбинированных системах можно возложить и задачу управления однородной интегрирующей структурой.

Отметим еще одно достоинство однородных цифровых интегрирующих структур, которое заключается в следующем.

Известно, что язык современных универсальных ЦВМ существенно отличается от языка инженеров и математиков, работающих с вычислительными машинами. Это приводит к необходимости сложного процесса программирования или к разработке специальных громоздких трансляторов. Сейчас делаются первые шаги в деле разработки таких ЦВМ, ввод информации в которые производился бы в обычной форме - в форме записи математических уравнений, формул и соотношений. Примером являются разработанные в Институте кибернетики АН УССР машины "Мир" и "Мир-I".

Однородные цифровые интегрирующие структуры по своему принципу построения достаточно хорошо приспособлены к реализации в них программ с помощью обычного математического языка. Это следует из того, что простые схемы коммутации позволяют объединять цифровые интеграторы ОЦИС в отдельные группы, выполняющие законченные математические операции типа функционального преобразования, интегрирования, дифференцирования, преобразования координат, умножения, деления, вычисления, извлечения корней и т.п. В свою очередь, соединяя указанные группы интеграторов в соответствии с решаемой задачей, можно настраивать однородную цифровую интегрирующую структуру на решение систем дифференциальных, трансцендентных и алгебраических уравнений, на моделирование динамических процессов и объектов и на выполнение других операций.

Отмеченное достоинство однородных цифровых интегрирующих структур вытекает из того, что в ОЦИС по существу реализуется принцип структурного (аппаратурного) программирования, при котором программируется структура соединений решающих блоков ОЦИС, иными словами, программируется передача информации от одного решающего блока к другому, в то время как программа переработки информации в каждом из решающих блоков остается жесткой, заданной раз и навсегда.

В отличие от этого в обычных универсальных ЦВМ выполняется процессорное программирование, в соответствии с которым программируется процесс вычислений в целом, то есть весь процесс переработки информации от начала до конца. Последнее и затрудняет общение между человеком и машиной на обычном математическом языке.

Как будет показано ниже, в ОЦИС возможно эффективное сочетание структурного и процессорного принципов программирования, что позволит, по-видимому, значительно улучшить свойства ОЦИС.

Отличительной особенностью ОЦИС, кроме сказанного, является инкрементный принцип представления информации, передаваемой от блока к блоку в виде многоразрядных или одноразрядных приращений. Инкрементный принцип представления информации в виде приращений удобен при воспроизведении непрерывных процессов и зависимостей. Он повышает скорость вычислений, снижает загрузку каналов связи, повышает помехоустойчивость и снижает объем оборудования. Поэтому инкрементное представление информации можно также отнести к числу достоинств ОЦИС.

4. Типы однородных цифровых интегрирующих структур

Успехи микроэлектроники позволяют построить цифровой интегратор совместно с экстраполятором и двумя сумматорами (рис. I) в единой твердой схеме, размеры которой составляют всего несколько квадратных миллиметров, а вес исчисляется миллиграммами. Еще более простыми и миниатюрными могут быть выполнены элементарные коммутирующие ячейки, предназначенные для электронной коммутации интеграторов между собой [I].

Универсальный микроэлектронный интегратор может быть из -

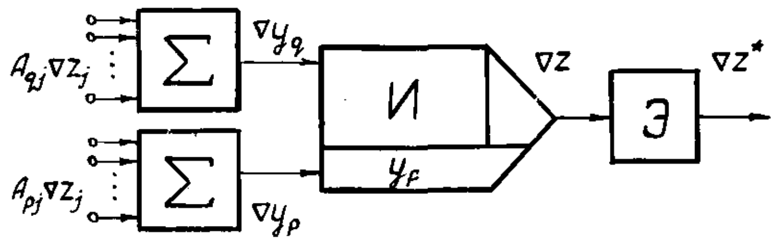

Рис. I.

готовлен в виде плоской или пространственной симметричной фигуры, имеющей несколько входов и один выход. Коммутирующие элементы также можно построить в форме плоских или пространственных симметричных фигур.

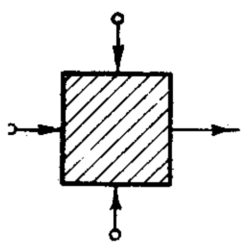

Рис. 2

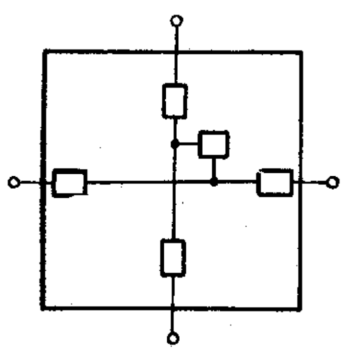

Рис. 3

Если, например, интегратор имеет три входа и один выход, его можно выполнить в виде квадрата (рис.2). Коммутирующие ячейки в последнем случае целесообразно также представить в форме

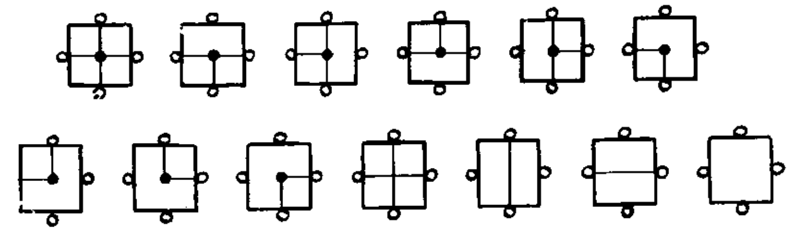

Рис.4

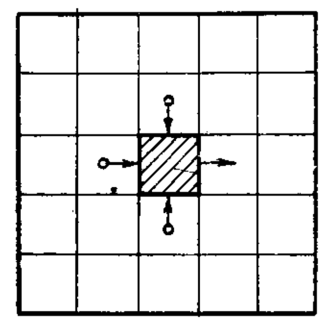

Рис.5

квадратов. Подобная коммутирующая ячейка состоит из пяти элементов (рис.3), каждый из которых либо пропускает сигнал в прямом и обратном направлении, либо не пропускает его. В результате имеется I3 возможных комбинаций соединения полюсов коммутирующей ячейки (рис.4).

Интегратор, окруженный несколькими рядами коммутирующих ячеек (рис.5), представляет собой стандартный решающий блок однородной интегрирующей структуры. Из таких однотипных стандартных блоков легко организуется однородная интегрирующая структура в целом (рис.6).

Интеграторы, коммутирующие ячейки и соответствующие стандартные блоки ОЦИС могут быть изготовлены не только в форме квадратов, но и в форме других плоских фигур: треугольников, прямоугольников, шестиугольников (рис.7). Наиболее простые и удобные структуры могут быть сконструированы из четырехполюсных интеграторов и коммутирующих структур: линейные, плоские и пространственные.

Линейные цифровые интегрирующие структуры состоят из расположенных вдоль прямой однотипных интеграторов, выполненных в форме прямоугольников, и нескольких рядов коммутирующих элемен-

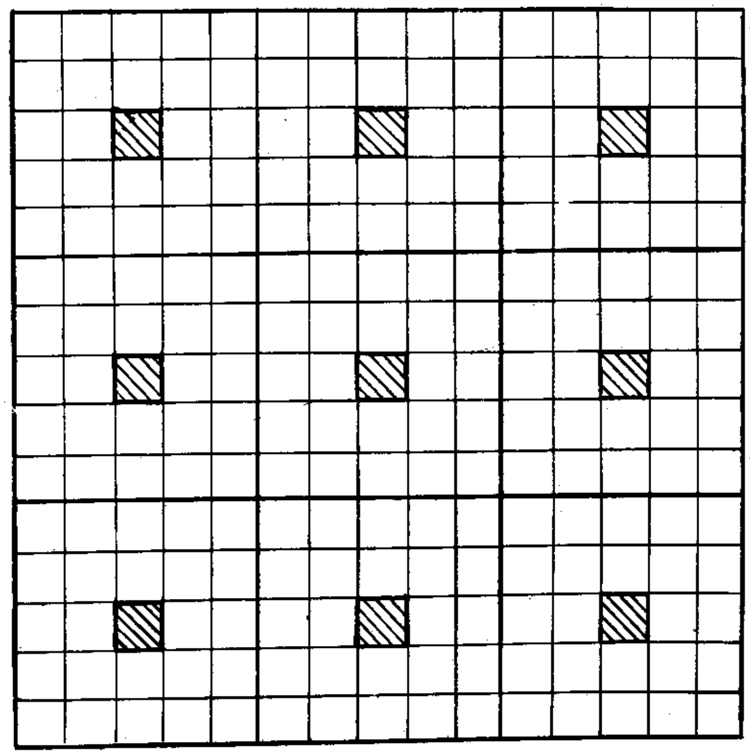

Рис. 6.

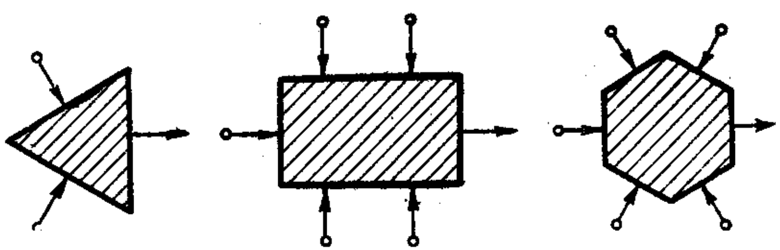

Рис. 7.

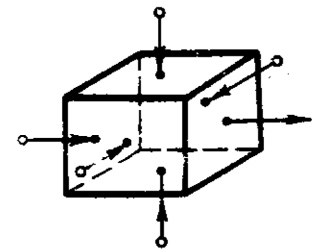

Рис. 8

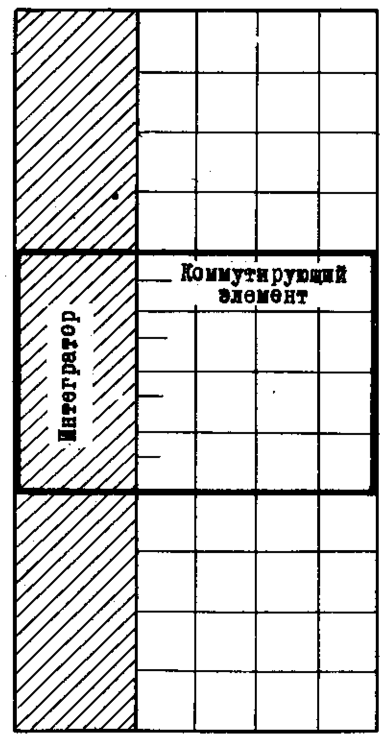

Рис. 9

тов, параллельных интегра - торов (рис.9).

Наряду с линейными могут быть построены плоские цифровые интегрирующие структуры. В основу таких структур кладется стандартный блок, состоящий в простейшем случае из интегратора, окруженного одним слоем коммутирующих элементов (рис.I0). Располагая подобные стандартные блоки на плоскости плотно один к другому, получаем плоскую однородную цифровую интегрирующую структуру (рис.II). В общем случае каждый интегратор может быть окружен несколькими слоями коммутирующих элементов (рис.5). При этом плоская однородная интегрирующая структура будет выглядеть так, как это представлено на рис.6. Наличие вокруг интегратора нескольких слоев коммутирующих элементов облегчает коммутацию отдаленных интегра - торов. Конечно, такое облегчение коммутации связано с дополнительным расходом оборудования.

Кроме линейных и плоских ЦИС, могут быть построены пространственные одно-

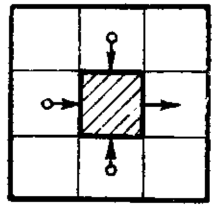

Рис. 10

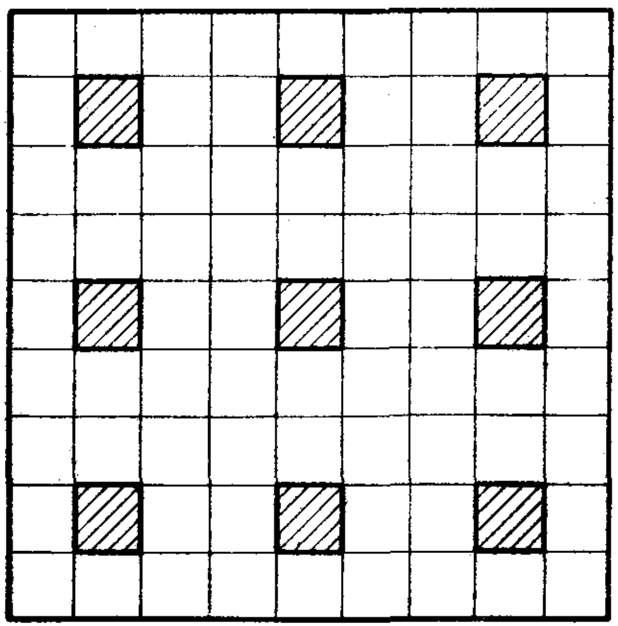

Рис. 11

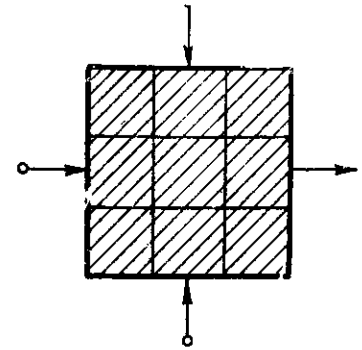

Рис. 12

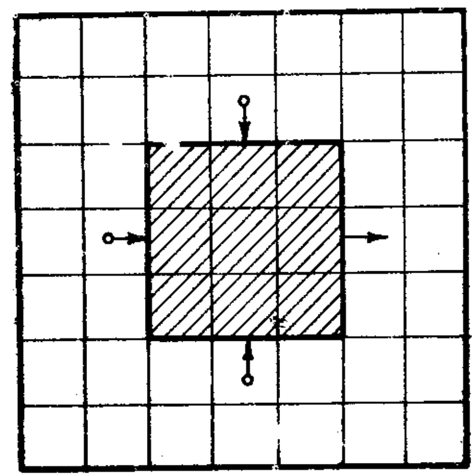

Рис. 13

родные интегрирующие структуры, которые компонуются из интеграторов и коммутаторов, представляющих собой уже не квадраты, а кубы или другие симметричные пространственные фигуры, плотно без промежутков заполняющие все пространство. Входы и выходы пространственных интеграторов соответствуют граням. Стандартный блок и в последнем случае состоит из интегратора и одного или нескольких слоев пространственных коммутирующих элементов, окружающих интегратор.

Важным является вопрос о выборе числа коммутирующих элементов, окружающих каждый интегратор. Количество слоев коммутирующих элементов определяется размерами интегрирующей структуры, то есть числом входящих в нее интеграторов, числом входов и выходов каждого интегратора и, наконец, требованиями, предъявляемыми к структуре с точки зрения возможности коммутации различных интеграторов между собой.

В зависимости от числа слоев коммутирующих элементов можно либо обеспечить соединение каждого интегратора ОЦИС с любым другим интегратором, либо ограничиться соединением каждого интегратора только с теми интеграторами ОЦИС, которые расположены в его ближайших окрестностях. Первый метод коммутации - метод по принципу полного графа. Второй метод называется коммутацией по принципу близкодействия.

Хотя коммутация по принципу полного графа является наиболее универсальной, этот принцип целесообразно применять лишь в в структурах с малым числом интеграторов, так как при значительном количестве интеграторов число необходимых коммутирующих элементов оказывается очень большим. Основная часть задач, встречающихся на практике, не требует максимальной универсальности вычислительной структуры. Многие задачи расчленяются обычно на более простые, каждая из которых может быть запрограммирована с помощью отдельной группы интеграторов, причем такие группы объединяются между собой относительно небольшим числом связей. В результате рассмотренные задачи можно решать в однородной интегрирующей структуре, организованной по принципу близкодействия. Число коммутирующих элементов в подобной структуре существенно уменьшается.

Возможности однородных интегрирующих структур могут быть значительно расширены, если при их конструировании воспользоваться несколько более универсальным принципом построения операционных (решающих) блоков. Действительно, можно представить себе стандартный операционный блок, выполненный в виде однородной вычислительной среды (рис.I2) с ограниченным количеством логических ячеек и с небольшим числом информационных, управляющих и питающих входов и выходов. Управление подобным операционным блоком должно быть организовано так, чтобы его можно было просто настраивать на конечное число различных операций, в частности на выполнение операции интегрирования, суммирования, умножения, деления, сравнения, сдвига, на реализацию логических операций и т.п. Настройку решающего блока нетрудно осуществить, если предусмотреть для каждой операции отдельную управляющую шину. Тогда настройка сведется к посылке по соответствующей шине простейшего сигнала.

Каждый однородный операционный блок, окруженный несколь -

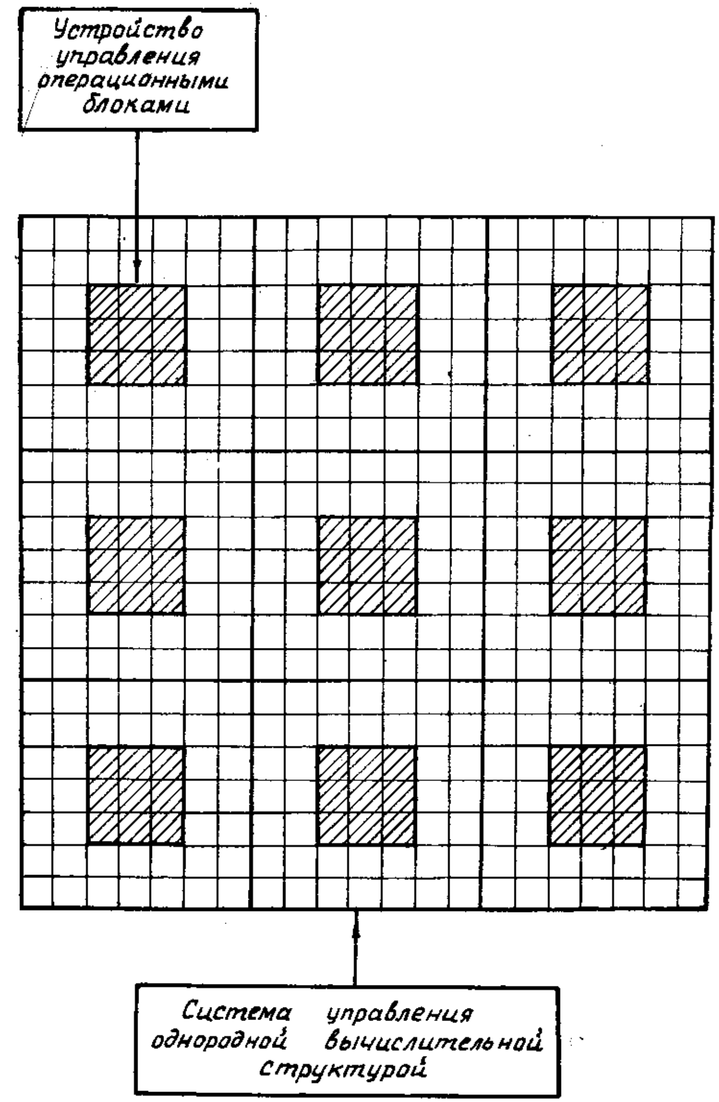

Рис. I4

ними рядами коммутирующих ячеек (рис.13), образует универсальный стандартный операционный блок. Из универсальных операционных блоков может быть скомпонована однородная вычислительная структура (рис.14), которая сохраняет все достоинства рассмотренной выше однородной интегрирующей структуры, но отличается от нее большей универсальностью за счет того, что каждый операционный блок структуры может выполнять не только роль интегратора, но и при необходимости, роль сумматора, множительного блока, устройства деления, логического блока или другого простейшего аналогичного решающего устройства.

Управление такой однородной вычислительной структурой сводится к двум этапам: к настройке универсальных операционных блоков на определенную операцию и к коммутации полученных решающих блоков между собой в соответствии с решаемой задачей. Так как настройка универсальных блоков на конкретную операцию осуществляется посылкой элементарного сигнала по соответствующей шине, а коммутация решающих блоков (общее число которых в целом относительно невелико) определяется матрицей коммутации, состоящей из единиц и нулей, то система управления рассмотренной однородной вычислительной структурой сравнительно проста.

В то же время однородная вычислительная структура обладает определенными достоинствами как однородной цифровой интегрирующей структуры, так и однородной универсальной вычислительной среды. Подобная структура легко удовлетворяет изложенным выше требованиям, предъявляемым на современном этапе к цифровым автоматам, очень удобна для изготовления в микроэлектронном исполнении и имеет большие перспективы с практической точки зрения.

§2. Состояние и перспективы развития теории и конструирования цифровых интегрирующих структур и систем

Для создания однородных цифровых интегрирующих структур необходимо решить многие важные теоретические, конструкторские и технологические проблемы.

Теоретические проблемы, связанные с разработкой ОЦИС, распадаются на две группы. К первой группе относятся вопросы теории универсальных цифровых интеграторов и стандартных блоков однородных цифровых интегрирующих структур. Вторая группа включает вопросы программирования, настройки и управления однородных цифровых интегрирующих структур в целом.

Кроме этого, широкий круг задач возникает в связи с разработкой методов применения ОЦИС для целей моделирования и управления.

I. Основные результаты и перспективы в области теории универсальных цифровых интеграторов

В последнее десятилетие широким фронтом велись теоретические и экспериментальные исследования цифровых интегрирующих машин и их основных решающих блоков: цифровых интеграторов, сумматоров, экстраполяторов приращений, индикаторов равенства потоков и т.п. Полученные результаты позволили разработать точные формулы численного интегрирования по Стилтьесу и синтезировать соответствующие алгоритмы цифровых интеграторов, которые дали возможность повысить быстродействие и точность современных цифровых интегрирующих машин (ЦИМ) по сравнению с одноразрядными цифровыми дифференциальными анализаторами (ЦДА) в сотни и тысячи раз при одновременном возрастании оборудования в 2-3 раза.

Рассмотрим основные теоретические результаты, относящиеся к универсальным цифровым интеграторам.

Одним из важнейших результатов является получение точных и в то же время сравнительно простых формул численного интегрирования по Стилтьесу, которые лежат в основе цифровых интеграторов, работающих по любой переменной интегрирования, зависящей произвольным образом от независимой машинной переменной.

Известно, что интеграторы простейших цифровых интегрирующих машин - цифровых дифференциальных анализаторов - работают на основе формулы прямоугольников:

$$\nabla z_{i+1} = y_{pi} \nabla y_{q(i+1)}, \qquad (I)$$

где $y_p(x)$ - подынтегральная функция, $y_q(x)$ - переменная интегрирования, $z(x)$ - интеграл, причем приращения интегралов в ЦДА представлены в одноразрядной форме. Грубая формула чис -

Таблица

ИНТЕРПОЛЯЦИОННЫЕ ФОРМУЛЫ ЧИСЛЕННОГО ИНТЕГРИРОВАНИЯ ПО СТИЛТЬЕСУ НА ОСНОВЕ ПЕРВЫХ РАЗНОСТЕЙ

Порядок погрешн. n	Название формулы интегрирования	Формула интегрирования	Формула оценки погрешности метода на одном шаге интегрирования
2	Формула прямоугольников	$\nabla Z_{(i+1)} = y_{pi}\nabla y_{q(i+1)}$	$\nabla\mu_{i+1} = (\nabla x)^2\left[-\frac{1}{2}y_p'(\xi)y_q'(\xi)\right]$
3	Формула трапеций	$\nabla Z_{(i+1)} = y_{pi}\nabla y_{q(i+1)} + \frac{1}{2}\nabla y_{p(i+1)}\nabla y_{q(i+1)}$	$\nabla\mu_{i+1} = (\nabla x)^3\cdot\frac{1}{12}\left[y_p''(\xi)y_q'(\xi) - y_p'(\xi)y_q''(\xi)\right]$
4	Формула квадратичных парабол	$\nabla Z_{(i+1)} = y_{pi}\nabla y_{q(i+1)} + \frac{1}{2}\nabla y_{p(i+1)}\nabla y_{q(i+1)} + \frac{1}{12}\left[\nabla y_{pi}\nabla y_{q(i+1)} - \nabla y_{p(i+1)}\nabla y_{qi}\right]$	$\nabla\mu_{i+1} = (\nabla x)^4\cdot\frac{1}{24}\left[y_p^{(3)}(\xi)y_q'(\xi) - y_p'(\xi)y_q^{(3)}(\xi)\right]$
5	Формула кубичных парабол	$\nabla Z_{(i+1)} = y_{pi}\nabla y_{q(i+1)} + \frac{1}{2}\nabla y_{p(i+1)}\nabla y_{q(i+1)} + \frac{1}{6}\left[\nabla y_{pi}\nabla y_{q(i+1)} - \nabla y_{p(i+1)}\nabla y_{qi}\right] + \frac{1}{24}\left[\nabla y_{p(i+1)}\nabla y_{q(i-1)} - \nabla y_{p(i-1)}\nabla y_{q(i+1)}\right]$	$\nabla\mu_{i+1} = (\nabla x)^5\left\{\frac{19}{720}\left[y_p^{(4)}(\xi)y_q'(\xi) - y_p'(\xi)y_q^{(4)}(\xi)\right] + \frac{1}{720}\left[y_p^{(3)}(\xi)y_q''(\xi) - y_p''(\xi)y_q^{(3)}(\xi)\right]\right\}$
6	Формула парабол четвертой степени	$\nabla Z_{(i+1)} = y_{pi}\nabla y_{q(i+1)} + \frac{1}{2}\nabla y_{p(i+1)}\nabla y_{q(i+1)} + \frac{89}{360}\left[\nabla y_{pi}\nabla y_{q(i+1)} - \nabla y_{p(i+1)}\nabla y_{qi}\right] + \frac{11}{90}\left[\nabla y_{p(i+1)}\nabla y_{q(i-1)} - \nabla y_{p(i-1)}\nabla y_{q(i+1)}\right] + \frac{19}{720}\left[\nabla y_{p(i-2)}\nabla y_{q(i+1)} - \nabla y_{p(i+1)}\nabla y_{q(i-1)}\right] + \frac{1}{720}\left[\nabla y_{p(i-1)}\nabla y_{qi} - \nabla y_{pi}\nabla y_{q(i-1)}\right]$	$\nabla\mu_{i+1} = (\nabla x)^6\left\{\frac{3}{160}\left[y_p^{(5)}(\xi)y_q'(\xi) - y_p'(\xi)y_q^{(5)}(\xi)\right] + \frac{1}{720}\left[y_p^{(4)}(\xi)y_q''(\xi) - y_p''(\xi)y_q^{(4)}(\xi)\right]\right\}$

ленного интегрирования и одноразрядные приращения обусловили невысокую точность и низкую скорость работы ЦДА. Долгое время это обстоятельство резко сдерживало широкое использование ЦИМ на практике.

Подробное исследование позволило получить значительно более точные формулы численного интегрирования по Стилтьесу. В общей форме точная формула численного интегрирования по Стилтьесу записывается в следующем виде:

$$\nabla z_{i+1} = y_{pi}\nabla y_{q(i+1)} + \frac{1}{2}\nabla y_{p(i+1)}\nabla y_{q(i+1)} + \sum_{\alpha=0}^{\frac{2n-9+(-1)^n}{4}}\ \sum_{\beta=\alpha+1}^{n-\alpha-3} a_{\alpha\beta n}\left[\nabla y_{p(i+1-\alpha)}\nabla y_{q(i+1-\beta)} - \nabla y_{p(i+1-\beta)}\nabla y_{q(i+1-\alpha)}\right] \quad (2)$$

$$n = 4, 5, 6, \ldots$$

Из этой общей формулы легко получаются частные формулы прямоугольников, трапеций, квадратичных и кубичных парабол и парабол более высокой степени (см.табл.), которые в сочетании с многоразрядными приращениями дают возможность резко повысить быстродействие и точность цифровых интеграторов.

Указанные формулы справедливы, как показал подробный анализ, при выполнении условия

$$\omega_{cp}\nabla x << 1, \quad (3)$$

где ω_{cp} – частота среза интегрируемой функции, ∇x – шаг интегрирования. Условие (3) определяет по существу допустимую область работы цифровых интеграторов.

Формулы (2) являются интерполяционными, вследствие чего при работе цифровых интеграторов, основанных на них, в замкнутых схемах возникает необходимость введения специальных экстраполяторов приращений. Для создания последних были получены формулы экстраполяций приращений, имеющие вид

$$\nabla z_{i+1}^{*} = \sum_{\alpha=1}^{n}(-1)^{\alpha-1}\frac{n!}{\alpha!(n-\alpha)!}\nabla z_{i+1-\alpha}, \quad n = 2, 3, 4, \ldots \quad (4)$$

Количество оборудования цифровых интеграторов, а также скорость и точность их работы в значительной степени зависят от числа разрядов, отводимых для представления приращений. С целью обеспечения оптимальных значений скорости, точности и затрат оборудования было проведено подробное исследование принципов квантования переменных в ЦИМ. В результате были получены оптимальные формулы квантования приращений интегралов с остатками:

$$\left.\begin{aligned} \frac{\nabla \bar z_{i+1}}{\Delta z} &= -R^{M+1} + P_0^{\infty}\left[R^{M+1} + \frac{\nabla z_{i+1}}{\Delta z} + \left(\frac{S_{zi}}{\Delta z} + \frac{1}{2}\right)\right]_R, \\ \left(\frac{S_{z(i+1)}}{\Delta z} + \frac{1}{2}\right) &= P_{-\infty}^{-1}\left[R^{M+1} + \frac{\nabla z_{i+1}}{\Delta z} + \left(\frac{S_{zi}}{\Delta z} + \frac{1}{2}\right)\right]_R. \end{aligned}\right\} \quad (5)$$

В кодированной форме последние выражения приобретают более простой вид:

$$\left.\begin{aligned} \left[\frac{\nabla \bar z_{i+1}}{\Delta z}\right]_g &= P_0^{M}\left\{\left[\frac{\nabla z_{i+1}}{\Delta z}\right]_g + \left(\frac{S_{zi}}{\Delta z} + \frac{1}{2}\right)\right\}_R, \\ \left(\frac{S_{z(i+1)}}{\Delta z} + \frac{1}{2}\right) &= P_{-\infty}^{-1}\left\{\left[\frac{\nabla z_{i+1}}{\Delta z}\right]_g + \left(\frac{S_{zi}}{\Delta z} + \frac{1}{2}\right)\right\}_R. \end{aligned}\right\} \quad (6)$$

Полученные выражения являются основой работы квантователей цифровых интеграторов.

В состав универсального цифрового интегратора входят операции суммирования, которые определяются выражениями:

$$\left.\begin{aligned} \nabla y_{pk(i+1)} &= \sum_{j=1}^{N} A_{pkj}\, \nabla z^{*}_{j(i+1)}, \\ \nabla y_{qk(i+1)} &= \sum_{j=1}^{N} A_{qkj}\, \nabla z^{*}_{j(i+1)}, \\ A_{pkj} \in \{0,1\}, &\quad A_{qkj} \in \{0,1\}. \end{aligned}\right\} \quad (7)$$

Совокупность формул численного интегрирования (2), экстраполяции приращений (4), квантования приращений интегралов (6) и суммирование приращений на входах интегратора (7) составляют основу алгоритма универсального цифрового интегратора однородной цифровой интегрирующей структуры.

В зависимости от степени точности формулы численного интегрирования и формулы экстраполяции приращений могут быть построены стандартные блоки ОЦИС, обладающие различными быстродействием, точностью и сложностью. Выбор точности быстродействия и сложности блока ОЦИС определяется кругом задач, для решения которого предназначается ОЦИС.

Для оценки возможностей ОЦИС с точки зрения быстродействия и точности важное значение имеют полученные в результате подробных исследований формулы оценки погрешностей метода и квантования на одном шаге интегрирования.

Погрешность метода в общем случае оценивается выражением

$$\nabla \mu(x) = (\nabla x)^n \sum_{\ell=1}^{\frac{2n-3-(-1)^n}{4}} b_{\ell(n-\ell)}\left[y_p^{(n-\ell)}(x)\, y_q^{(\ell)}(x) - y_p^{(\ell)}(x)\, y_q^{(n-\ell)}(x)\right]. \quad (8)$$

Погрешность квантования, возникающая в цифровом интеграторе, распадается на погрешность квантования первого рода

$$\nabla \beta_1(x) = S_z(x - \nabla x) - S_z(x), \quad (9)$$

которая обусловлена алгоритмом квантования (6), и на погрешность квантования второго рода

$$\nabla \beta_2(x) = y_p(x - \nabla x)\cdot S_q(x - \nabla x) - y_p(x) S_q(x) + \nabla x\left[y_p'(x) S_q(x - \nabla x) - y_q' S_p(x - \nabla x)\right], \quad (10)$$

образующуюся за счет квантования входных приращений интегратора.

Общая внутреняя дифференциальная погрешность изолированного цифрового интегратора, выраженная через относительные остатки $\tilde S_p$ и $\tilde S_q$, определяется выражением

$$d\varepsilon(x) = (\nabla x)^{n-1} \sum_{\ell=1}^{\frac{2n-3-(-1)^n}{4}} b_{\ell(n-\ell)}\left[y_p^{(n-\ell)}(x)\, y_q^{(\ell)}(x) - y_p^{(\ell)}(x)\, y_q^{(n-\ell)}(x)\right] dx + \Delta y_q \tilde S_q(x)\, dy_q(x) - \Delta y_p \tilde S_p(x)\, dy_q(x) - \Delta y_q\, d\left[y_p(x) \tilde S_q(x)\right] - \Delta z\, \tilde S_z(x)\, dy_q(x) \quad (11)$$

Как видно, общая дифференциальная погрешность изолированного цифрового интегратора зависит от порядка точности формулы численного интегрирования n, от шага интегрирования ∇x и от квантов подынтегральной функции Δy_p, переменной интегрирования Δy_q и интеграла Δz.

Важной является оценка затрат оборудования на один цифровой интегратор или на один стандартный блок ОЦИС. Относительные затраты оборудования на цифровой интегратор в зависимости от порядка точности алгоритма интегрирования определяются формулой

$$Q = \frac{3}{4}\left[(n-2)^2 - \frac{1-(-1)^n}{2}\right] + 2, \quad n \geqslant 3. \qquad (12)$$

При переходе от менее точных алгоритмов интегрирования к более точным снижается погрешность, что дает возможность повысить точность и скорость работы ОЦИС. Связь между точностью n, скоростью работы C, шагом интегрирования $\nabla_m x$ и полосой частот работы ОЦИС ω_c устанавливается равенством

$$\eta C^{n-1} = B_{mn}(\omega_c \nabla_m x)^{m-n} \qquad (13)$$

Отношение величин $C\eta^{\frac{1}{n-1}}$ и Q в определенной степени характеризует возрастание точности и скорости ОЦИС на единицу оборудования при повышении точности алгоритма интегрирования:

$$\Theta(n) = \frac{C\eta^{\frac{1}{n-1}}}{Q} = \frac{8(\omega_c \nabla x)^{\frac{2-n}{n-1}}}{3\left[(n-2)^2 - \frac{1-(-1)^n}{2}\right] + 8} \qquad (14)$$

Исследование последнего выражения на экстремум показывает, что оптимальные, с точки зрения максимальной удельной информационной производительности ОЦИС, результаты получаются при использовании в алгоритмах цифровых интеграторов формул трапеций, квадратичных и кубичных парабол, которые дают возможность построить относительно простые и в то же время очень точные и быстродействующие блоки ОЦИС. При этом, конечно, не исключено использование для построения блоков ОЦИС формулы прямоугольников, если при этом не требуется особой точности и быстродействия.

Необходимо заметить, что теоретический анализ позволил установить важный факт, который заключается в следующем.

Для того, чтобы наиболее рационально использовать оборудование ОЦИС и обеспечить при заданных затратах максимальные точность и быстродействие, необходимо синтезировать алгоритмы

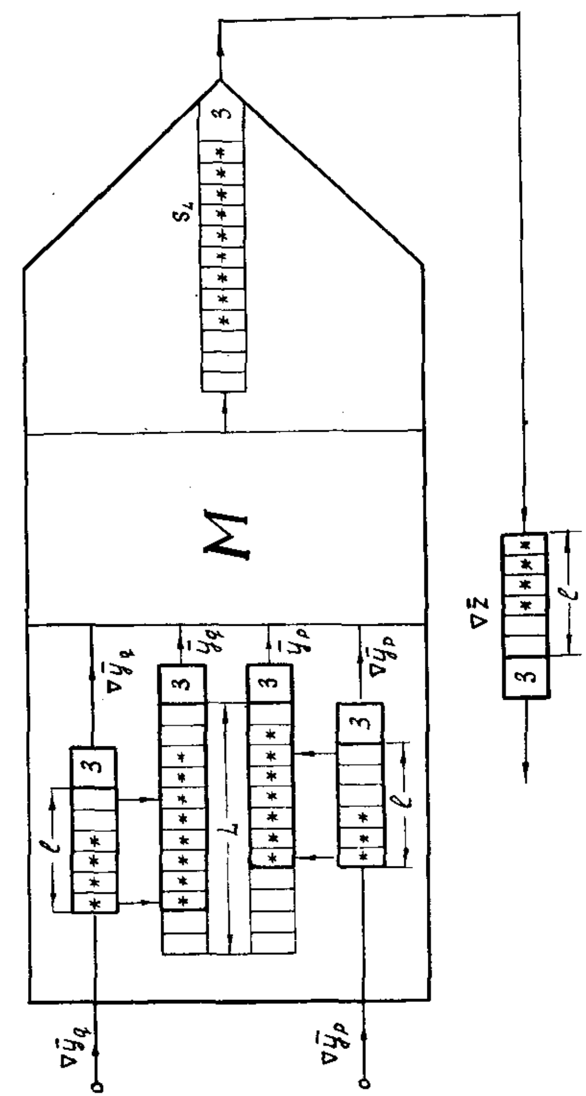

Рис. 15

функционирования универсального интегратора, исходя из требования одинакового порядка величин как погрешности метода, так и погрешностей квантования.

Из этого следует, что цифровые интегрирующие структуры, которые работают с многоразрядными приращениями, всегда должны строиться на основе точных формул численного интегрирования по Стилтьесу. И наоборот, если ОЦИС построена на основе точной формулы интегрирования, необходимо обязательно одновременно использовать многоразрядные приращения.

Что касается ОЦИС, в основу построения которых положена формула прямоугольников, то в них всегда должны применяться одноразрядные приращения. Если же ОЦИС строятся с одноразрядными приращениями, то в таких структурах необходимо ограничиться использованием формулы прямоугольников.

Информация в однородных цифровых интегрирующих структурах может быть представлена как с фиксированной, так и с плавающей запятой.

Для достижения максимальной простоты ОЦИС следует использовать интеграторы с фиксированной запятой. Однако подобные ОЦИС обладают тем серьезным недостатком, что при программировании следует учитывать узкие пределы изменения переменных в цифровых интеграторах и вводить необходимые масштабы. Масштабирование представляет собой сложный и трудоемкий процесс и с трудом поддается автоматизации. Вследствие этого крайне желательна разработка стандартных блоков ОЦИС, функционирующих с плавающей запятой, что полностью исключает необходимость масштабирования и позволяет серьезно упростить и автоматизировать процесс программирования ОЦИС.

Детальное исследование принципов построения цифровых интеграторов с фиксированной и с плавающей запятой позволило выявить особенности интеграторов с плавающей запятой и разработать алгоритмы их функционирования.

В отличие от интеграторов с фиксированной запятой (рис.15), в цифровых интеграторах с плавающей запятой (рис.16) квантованию подвергаются не приращения интеграторов, а мантиссы приращений подынтегральной функции и переменной интегрирования. Кванты в подобных интеграторах являются переменными, вследствие чего алгоритм квантования мантисс приращений несколько усложня -

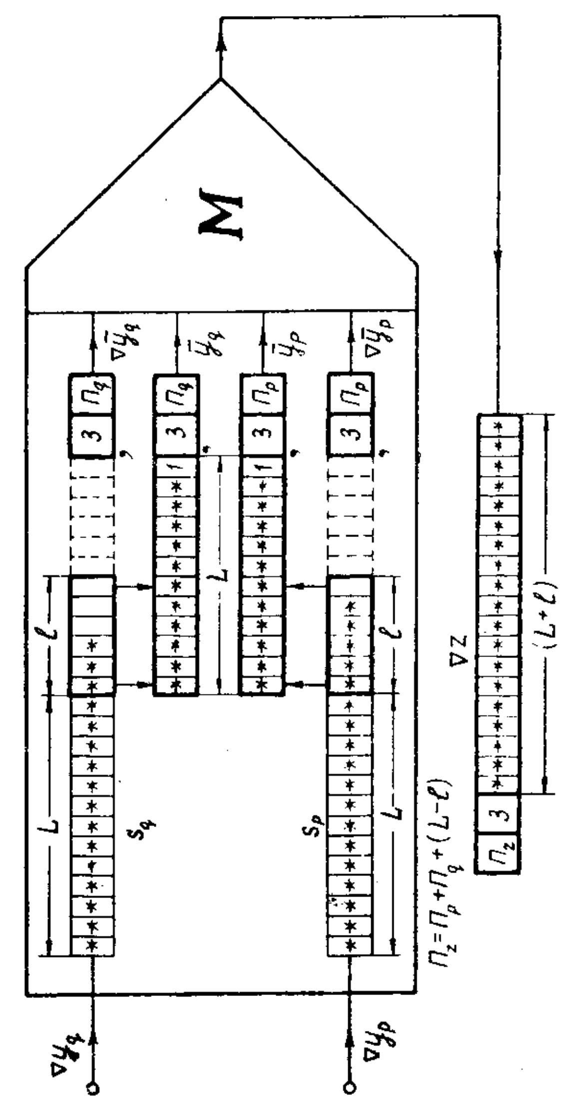

Рис. 16

ется.

Особенность цифровых интегрирующих структур с плавающей запятой состоит также в том, что при образовании приращений подынтегральной функции и переменной интегрирования возникает необходимость выравнивать порядки суммируемых приращений интегралов, приводя их к старшему порядку. Кроме этого, оказывается необходимым приводить к одному порядку подынтегральную функцию и ее приращения, причем с таким расчетом, чтобы не возникло переполнение регистров в сторону старших разрядов.

Перечисленные особенности усложняют однородные цифровые интегрирующие структуры, работающие с плавающей запятой по сравнению с ОЦИС, которые функционируют с фиксированной запятой. Однако структуры с плавающей запятой имеют весьма существенное достоинство, заключающееся в том, что цифровые интеграторы в процессе работы согласуются между собой автоматически и отсутствует необходимость в предварительном сложном масштабировании переменных. Это значительно облегчает программирование и позволяет эффективнее использовать ОЦИС для построения систем управления. Кроме этого, цифровые интегрирующие структуры при прочих равных условиях дают возможность получить более точные результаты.

Изложенные основные итоги разработки теории универсальных цифровых интеграторов не охватывают, конечно, всех результатов, полученных в этом направлении. Имеется много важных достижений, которые невозможно изложить из-за недостатка места. Следует лишь отметить, что в настоящее время ведутся исследования, имеющие целью создание стандартных блоков ОЦИС, которые обладают дополнительными свойствами, в частности, позволяют выполнять логические операции, операцию дифференцирования и другие.

Большое значение имеют работы по созданию перестраиваемого стандартного блока ОЦИС, выполненного по принципу однородной вычислительной среды, который дает возможность при помощи простейшей системы управления настраивать его на выполнение нескольких крупных законченных математических операций.

Следует также упомянуть об исследованиях по созданию стохастических цифровых интеграторов. Здесь имеется два направления: создание полностью стохастических цифровых интеграторов и разработка комбинированных детерминированно-стохастических интеграторов. Последний цикл исследований, по-видимому, позволит получить очень простые и в то же время весьма точные интеграторы, обладающие к тому же повышенной помехоустойчивостью.

Если теория универсальных цифровых интеграторов в настоящее время развита, то конструирование стандартных блоков ОЦИС в микроэлектронном исполнении находится в зачаточном состоянии, а целенаправленная разработка технологии их изготовления пока практически вообще не начиналась. В области конструирования стандартных блоков ОЦИС в микроэлектронном исполнении сделаны пока первые скромные шаги: разработаны несколько субблоков, из которых компонуются цифровые интеграторы, работающие по формуле прямоугольников с одноразрядными приращениями.

Предстоит разработать и сконструировать ряд стандартных блоков ОЦИС, начиная от самых простых и кончая сложными, содержащими универсальные цифровые интеграторы, работающие на основе точных формул интегрирования с многоразрядными приращениями и плавающей запятой, со значительным количеством слоев коммутирующих элементов, обеспечивающих универсальность связей.

В качестве конечной цели в этом направлении на ближайший отрезок времени следует считать создание решающих блоков однородной вычислительной структуры многофункционального назначения, выполненных в виде однородной вычислительной среды.

2. Основные результаты и задачи в области теории программирования, управления и настройки ОЦИС

Создание теории универсальных цифровых интеграторов не решает всех проблем, связанных с построением и функционированием однородных цифровых интегрирующих структур. Имея в распоряжении набор стандартных блоков, составляющих однородную интегрирующую структуры, мы еще не можем эффективно использовать последнюю, если не решим проблемы программирования, настройки и управления ОЦИС.

Любая однородная цифровая интегрирующая структура реализует систему уравнений Шеннона, которая в симметричной форме записывается следующим образом:

$$\left.\begin{aligned} dy_{pk} &= \sum_{j=1}^{N} A_{pkj}\, dz_j\,, \\ dy_{qk} &= \sum_{j=1}^{N} A_{qkj}\, dz_j\,, \\ dz_k &= y_{pk}\, dy_{qk}\,, \\ dz_1 &= dx\,, \\ y_{pk}(x_0) &= y_{pk0}\,, \\ k &= 2,3,\ldots,N\,. \end{aligned}\right\} \qquad (15)$$

К системам уравнений Шеннона, как показано в ряде теорем, сводятся любые негипертрансцендентные функции и уравнения, не содержащие подобных функций. Если же аппроксимировать гипертрансцендентные функции на исследуемом интервале степенными многочленами, то к системе уравнений Шеннона могут быть приведены любые функции, дифференциальные, алгебраические и трансцендентные уравнения. Однако обоснование принципиальной возможности еще не равносильно указанию рационального пути перехода от заданных функций и уравнений к уравнениям Шеннона.

В результате соответствующих исследований был разработан следующий достаточно эффективный метод перехода от заданных функций к эквивалентным порождающим системам уравнений Шеннона. Пусть задана негипертрансцендентная функция ℓ переменных

$$z = f(y_1, y_2, \ldots, y_\ell)\,. \qquad (16)$$

Тогда эквивалентная система дифференциальных уравнений Шеннона получается путем последовательного дифференцирования исходной функции $f(y_1, y_2, \ldots, y_\ell)$ и введения новых переменных z_i, z_{ij}, z_{ijk} и т.д.

$$\left.\begin{aligned} dz &= \sum_{i=1}^{\ell} z_i\, dy_i\,, \\ dz_i &= \sum_{j=1}^{\ell} z_{ij}\, dy_j\,, \\ dz_{ij} &= \sum_{k=1}^{\ell} z_{ijk}\, dy_k\,, \\ &\ldots\ldots \\ i &= 1,2,\ldots,\ell\,, \\ j &= 1,2,\ldots,\ell\,, \\ k &= 1,2,\ldots,\ell\,. \end{aligned}\right\} \qquad (17)$$

Здесь обозначено

$$\left.\begin{aligned} z_i &= \frac{\partial f}{\partial y_i}\,, \\ z_{ij} &= \frac{\partial^2 f}{\partial y_i\, \partial y_j}\,, \\ z_{ijk} &= \frac{\partial^3 f}{\partial y_i\, \partial y_j\, \partial y_k}\,, \end{aligned}\right\} \qquad (18)$$

где

$$i = 1,2,\ldots,\ell\,,$$
$$j = 1,2,\ldots,\ell\,,$$
$$k = 1,2,\ldots,\ell\,.$$

Дифференцирование ведется до того момента, пока переменные не начнут повторяться и отпадает необходимость вводить новые величины. Для негипертрансцендентных функций подобный процесс приводит к конечной порождающей системе дифференциальных уравнений Шеннона.

Подобный метод определения эквивалентной системы уравнений Шеннона действителен как для явных, так и для неявных функций одной и многих переменных.

На основе описанного метода разработан и метод перехода от дифференциальных уравнений к порождающим уравнениям Шеннона, который состоит во введении вместо функций, входящих в уравнения, новых переменных, в результате чего образуется система, состоящая из укороченных дифференциальных уравнений Шеннона с избыточным числом переменных и ряда функциональных зависимостей. Переходя от последних зависимостей описанным методом к частным уравнениям Шеннона, получаем общую систему уравнений Шеннона, эквивалентную исходной дифференциальной системе уравнений.

Например, от нормальной системы уравнений

$$\left.\begin{aligned} dy_k &= f_k(x, y_1, y_2, \ldots, y_\ell)\, dx\,, \\ y_k(x_0) &= y_{k0}\,, \quad k = 1,2,\ldots,\ell\,, \end{aligned}\right\}. \qquad (19)$$

переходим к системе

$$\left.\begin{aligned} y_k &= y_{l+k}\, dx, \\ y_{l+k} &= f_k(x, y_1, y_2, \dots, y_l), \\ y_k(x_0) &= y_{k0}, \quad k = 1, 2, \dots, l, \end{aligned}\right\} \tag{20}$$

после чего остается получить уравнения Шеннона для функций,входящих в данную систему.

Аналогично получаются уравнения Шеннона, эквивалентные алгебраическим и трансцендентным уравнениям и другим зависимостям.

Переход от исходных зависимостей к уравнениям Шеннона является лишь начальным этапом программирования ОЦИС.

Дальнейший процесс программирования состоит в установлении связей между интеграторами, в размещении интеграторов в ОЦИС, в образовании между ними линий связи из цепочек коммутирующих элементов, в кодировании программ размещения и связей, и, наконец, в настройке структуры.

Уравнения Шеннона (15) полностью определяются постоянными коэффициентами $A_{pkj} \in \{0,1\}$ и $A_{qkj} \in \{0,1\}$, из которых образуются две коммутирующие (программирующие) матрицы:

$$A_p = \begin{vmatrix} 0 & 0 & 0 & \dots & 0 \\ A_{p21} & A_{p22} & A_{p23} & \dots & A_{p2N} \\ A_{p31} & A_{p32} & A_{p33} & \dots & A_{p3N} \\ \dots & \dots & \dots & \dots & \dots \\ A_{pN1} & A_{pN2} & A_{pN3} & \dots & A_{pNN} \end{vmatrix}, \tag{21}$$

$$A_q = \begin{vmatrix} 1 & 0 & 0 & \dots & 0 \\ A_{q21} & A_{q22} & A_{q23} & \dots & A_{q2N} \\ A_{q31} & A_{q32} & A_{q33} & \dots & A_{q3N} \\ \dots & \dots & \dots & \dots & \dots \\ A_{qN1} & A_{qN2} & A_{qN3} & \dots & A_{qNN} \end{vmatrix} \tag{22}$$

Эти матрицы являются исходной информацией для реализации решаемой задачи в однородной цифровой интегрирующей структуре. С целью решения задачи необходимо, пользуясь матрицами A_p и

A_q, разместить интеграторы реализуемой схемы в ОЦИС, определить пути связей между интеграторами (рис.17) и осуществить

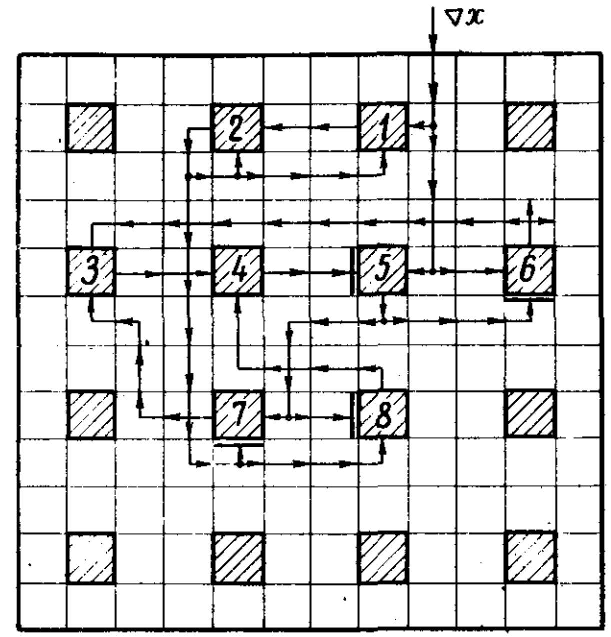

Рис. 17

для образования указанных связей настройку коммутирующих элементов.

Основным требованием при размещении интеграторов в интегрирующей структуре является компактность их расположения, так как в этом случае суммарная длина связей между интеграторами может быть выбрана минимальной, что обеспечит наиболее экономное использование коммутирующих элементов и решающих блоков ОЦИС.

На основе проведенного анализа, удалось сформулировать достаточно эффективный алгоритм размещения интеграторов в ОЦИС. Этот алгоритм основан на рассмотрении графа коммутации,который вытекает из матриц A_p и A_q и изображает заданные соединения между интеграторами. В графе коммутации имеется начальная вершина, соответствующая каналам ввода внешней информации, и конечная вершина, в которой собраны каналы вывода информации из ОЦИС.

Алгоритм размещения интеграторов в ОЦИС состоит в выделении главного пути, который соединяет входную и выходную вершины графа коммутации и имеет максимальную сумму степеней вершин, то есть максимальное количество связей с другими вершинами графа. Определив главный путь, можно построить в ОЦИС главную цепочку интеграторов, выделив стандартные блоки, расположенные в одну линию, и пронумеровав их в той последовательности, в которой пронумерованы вершины в главном пути.

Затем строятся так называемые подглавные пути, содержащие элементы, отличные от элементов главного и предыдущих подглавных путей. Сумма степеней вершин подглавных путей должна быть больше всех остальных путей (за исключением главного и предыдущих подглавных путей).

Подглавные пути располагаются в ОЦИС параллельно главному пути по обе стороны последнего по мере убывания сумм степеней вершин и связей с главным путем. Взаимное расположение цепочек интеграторов в ОЦИС, соответствующих главному и подглавным путям, устанавливается на основе матрицы смежности, которая преобразуется с таким расчетом, чтобы главные и подглавные пути расположились в порядке убывания связей и сумм степеней вершин.

После того, как интеграторы, необходимые для реализации решаемой задачи, размещены достаточно компактно в однородной цифровой интегрирующей структуре, остается установить пути связи между ними в соответствии со схемой коммутации или в соответствии с матрицами коммутации. Для этого, в первую очередь, образуются связи между интеграторами внутри каждой конкретной цепочки интеграторов. Затем строятся необходимые связи между цепочками, а также дополнительные прямые и обратные связи внутри цепочек. Выполнение описанной процедуры осуществляется с помощью специального алгоритма на основе матрицы смежности ОЦИС.

Следующим после установления связей этапом является кодирование коммутирующих элементов, входящих в цепочки связей, и

настройка ОЦИС в соответствии с полученными результатами. Алгоритмизация этого этапа не представляет принципиальных трудностей.

Таким образом, можно сформулировать достаточно четкие и эффективные алгоритмы подготовки ОЦИС для решения задачи, включая переход от заданных уравнений к эквивалентной системе Шеннона, размещение интеграторов в ОЦИС, определение путей связи между интеграторами и настройку коммутирующих элементов и решающих блоков ОЦИС. В результате весь процесс программирования, настройки и управления ОЦИС может быть автоматизирован. Для такой автоматизации необходима система управления, состоящая из отдельных подсистем, выполняющих перечисленные операции (рис. 18).

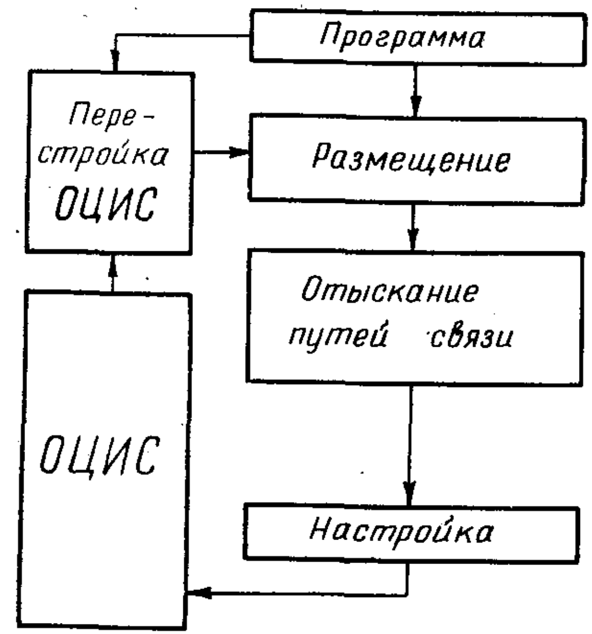

Рис. 18

На автоматическую систему управления ОЦИС можно возложить также функции настройки решающих блоков для выполнения задан - ных операций.

Система автоматического управления ОЦИС может быть использована не только для программирования и настройки ОЦИС при подготовке задачи к решению, но и при перестройке ОЦИС в связи с изменившимися внешними условиями или в связи с выходом части стандартных решающих блоков ОЦИС из строя.

Следует заметить, что вопросы программирования, настройки и перестройки ОЦИС, а также вопросы автоматизации этих опера - ций разработаны в настоящее время еще слабо. По существу, их исследование находится в начальной стадии, и здесь имеется много теоретических и практических проблем. По-видимому, в ближайший период времени указанные вопросы будут представлять собой ос - новные задачи развития теории ОЦИС.

Литература

1. ЕВРЕИНОВ Э.В., КОСАРЕВ Ю.Г. Однородные универсальные вычислительные системы высокой производительности. Новосибирск, "Наука", 1966.

2. ПРАНГИШВИЛИ И.В. и др. Микроэлектроника и однородные структуры для построения логических и вычислительных устройств. М., "Наука", 1967.

3. UNGER S. Pattern recognition and detection. Proc.IRE, 1959, 47, 1737-1752.

4. SLOTNICK D.L. and oth. The Solomon computer. Proc.EJCC, 1962, 97-107.

5. HOLLAND J.H. Iterative circuits computer. Proc.EJCC, 1960, 259-265.

6. ШЕННОН К. Работы по теории информации и кибернетике. М., ИЛ, 1963.

7. КАЛЯЕВ А.В. Введение в теорию цифровых интеграторов. Киев, "Наукова думка", 1964.

8. КАЛЯЕВ А.В., МЕЛИХОВ А.Н. и др. О коммутации цифровых интеграторов в вычислительных структурах.-"Вычислительные системы", Труды I Всесоюзной конференции, Новосибирск, "Наука"СО, 1968, вып. I.