

УДК 681.3.06:621.382.82

ИСПОЛЬЗОВАНИЕ ЭВМ ПРИ ПРОЕКТИРОВАНИИ ТОПОЛОГИИ ИНТЕГРАЛЬНЫХ СХЕМ НА МДП-ТРАНЗИСТОРАХ ДОПОЛНИЮЩИХ ТИПОВ ПРОВОДИМОСТИ

Е.Л.Глоризов, А.Д.Иванников, П.П.Сыпчук

В последнее время большое внимание уделяется машинным методам проектирования интегральных схем и, в частности, интегральных схем на МДП-транзисторах (МДП ИС). Одним из наиболее трудоемких и продолжительных этапов проектирования МДП ИС является проектирование их топологии. Разработка автоматизированных методов топологического проектирования указанных микросхем является сложной и актуальной задачей.

Наиболее перспективными классами микросхем, выполненных на МДП-транзисторах, являются схемы динамического типа, а также интегральные схемы на МДП-транзисторах дополняющих типов проводимости [1]. Задачи, стоящие перед разработчиками этих классов схем, в значительной степени отличаются друг от друга. Поэтому естественно проводить разработку систем машинного проектирования, каждая из которых ориентирована на свой класс схем. В настоящее время известны две отечественные системы автоматизированного проектирования четырехтактных динамических микросхем на МДП-транзисторах [2,3], включающие этап разработки топологии.

Настоящая работа является попыткой восполнить пробел в области машинного проектирования топологии дополняющих МДП ИС.

При разработке методики проектирования топологии микросхем указанного класса необходимо учитывать следующие соображения.

1. В связи с широким использованием дополняющих МДП ИС в специальных вычислительных устройствах к плотности компоновки

и электрическим характеристикам микросхем данного класса предъявляются повышенные требования. Следовательно, необходимо, чтобы разрабатываемая методика обеспечивала проектирование топологии на приборном уровне, то есть проектирование путем соединения отдельных МДП-транзисторов (в отличие от проектирования топологии из типовых ячеек [4]).

2. В связи с жесткими требованиями к срокам разработки микросхем методика должна обеспечивать высокий уровень автоматизации проектирования. Вместе с тем необходима ее гибкость в смысле возможности использования различных топологических решений.

3. Сильная зависимость электрических, в частности динамических, характеристик дополняющих МДП ИС от параметров паразитных компонентов делает необходимым моделирование характеристик микросхемы, соответствующих разработанному топологическому варианту, на этапе проектирования топологии.

4. Дополняющие МДП ИС отличаются малой потребляемой мощностью, что дает возможность не рассматривать при проектировании топологии картину тепловых полей микросхемы. Для наилучшего сочетания высокой степени автоматизации процесса проектирования с гибкостью при выборе топологических решений в основу предлагаемой методики проектирования положен итеративный принцип, при котором предварительный эскиз топологии задается разработчиком, а детальная разработка топологии и ее анализ осуществляются ЭВМ.

При разработке методики и алгоритмов были сделаны следующие предположения:

1. Интегральная схема содержит только МДП-транзисторы с индуцированными каналами n - и p -типов.

2. Интегральная схема изготавливается по диффузионно-карманной технологии [5].

3. Области, из которых состоит топология ИС, являются односвязными и ограничены линиями, параллельными осям координат.

4. Каналы МДП-транзисторов имеют форму прямоугольников.

Блок схема процесса проектирования топологии цифровых ИС на МДП-транзисторах дополняющих типов проводимости приведена на рис. 1.

Исходной информацией для проектирования является эскиз топологии - рисунок топологии, выполненный без масштаба и пред-

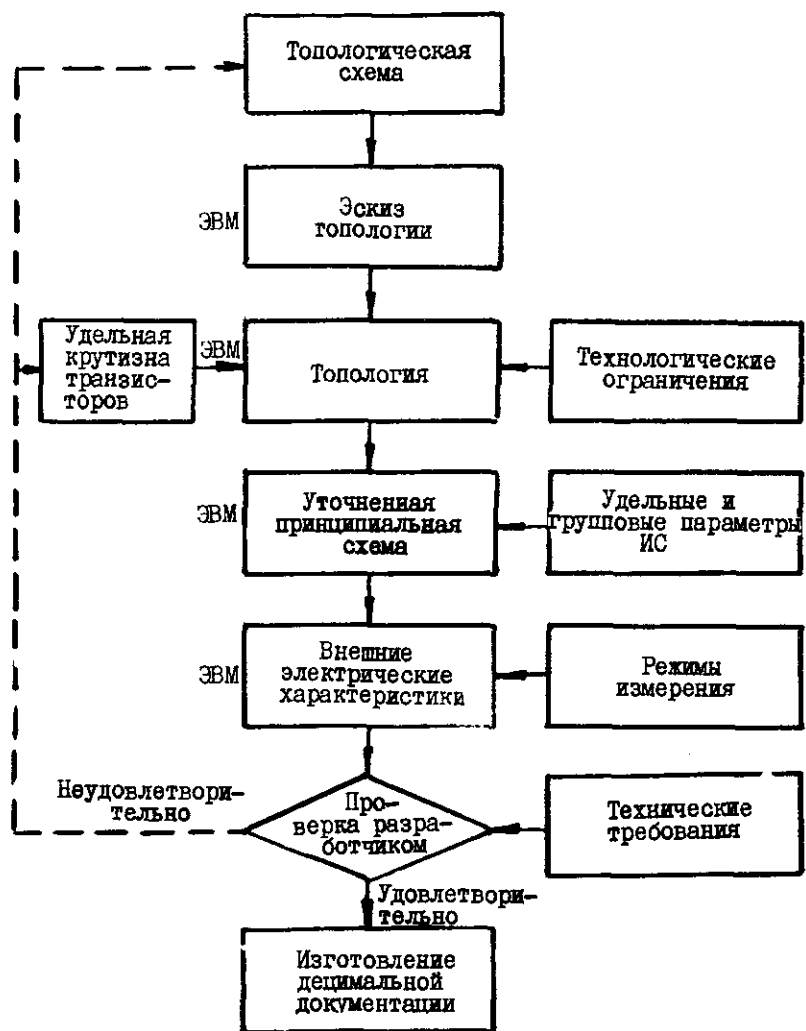


Рис. 1. Блок-схема процесса проектирования

ставляемый в ЭВМ относительными координатами угловых точек. Эскиз топологии задается разработчиком по известной принципиальной схеме на основе своего опыта, что обеспечивает гибкость методики в смысле возможности использования различных топологических решений. Однако ввод эскиза в ЭВМ в виде относительных координат угловых точек является неэкономичным, так как можно определить эскиз топологии МДП ИС с помощью меньшего числа цифровых знаков. Уменьшение же количества цифровой информации снижает трудоемкость подготовки данных и уменьшает вероятность появления ошибок. В работе вводится понятие топологической схемы, состоящей из условных обозначений элементов, приведенных в таблице I, которая однозначно определяет эскиз топологии. Пример топологической схемы и соответствующего ей эскиза для ячейки памяти приведен на рис. 3 (см. стр. 89).

Трансляция топологической схемы в эскиз топологии осуществляется ЭВМ. Причем при соблюдении некоторых правил вычерчивания топологической схемы гарантируется правильность эскиза топологии.

При разработке понятия топологической схемы были использованы идеи работы [6], в которой совокупность условных обозначений, названная "эскизом", применяется для однозначного описания топологии МДП ИС. Однако топологическая схема в отличие от "эскиза" в смысле [6] определяет только эскиз топологии, который в дальнейшем дорабатывается с учетом технологических ограничений и требований к электрическим характеристикам микросхемы в целом.

Отличительной особенностью предлагаемой методики является автоматическое выполнение расчета координат угловых точек при известном эскизе топологии. Расчет производится путем определения координат угловых точек, обеспечивающих минимальные размеры кристалла при заданной удельной крутизне МДП-транзисторов и выполнении технологических ограничений. Автоматизация этой операции позволяет освободить разработчика от утомительного труда по вычерчиванию топологии ИС в масштабе и в то же время обеспечивает эффективное использование площади кристалла.

Для ИС рассматриваемого класса характерна сильная зависимость динамических параметров от параметров паразитных компонентов [1]. Поэтому получить достоверные сведения о динамических характеристиках микросхемы можно только после разработ-

Таблица I

Наименование	Условное обозначение	Эскиз
МДП-транзистор		
Контактное окно		
Контактная площадка		
Диффузионная шина		
Металлизированная шина		
Граница кармана		

ки ее топологии, когда параметры паразитных компонентов могут быть рассчитаны с необходимой точностью. В предлагаемой методике проектирования предусмотрено проведение автоматизированного анализа топологических вариантов в два этапа:

- формирование уточненной принципиальной схемы с учетом паразитных компонентов по известной топологии и удельным и групповым параметрам ИС (удельные емкости, подвижность, толщина диэлектрика и т.д.);

- вычисление внешних электрических характеристик уточненной принципиальной схемы.

Для формирования уточненной принципиальной схемы используется программа [7], обеспечивающая формирование графа принципиальной схемы, расчет удельной крутизны МДП-транзисторов, а также расчет паразитных емкостей. При этом учитываются нелинейные емкости $p-n$ -переходов, линейные емкости перекрытий металлизированных и диффузионных областей по тонкому и защитному окислам, линейные емкости металлизированных областей на подложку.

Для расчета внешних электрических характеристик сформированной принципиальной схемы используется программа [8] автоматического анализа ИС на МДП-транзисторах.

На заключительном этапе разработчик производит проверку полученного топологического варианта, а также соответствующих ему электрических характеристик микросхемы. В случае, если топологический вариант не удовлетворяет каким-либо требованиям, то в исходные данные вносятся коррективы и процесс повторяется, начиная с соответствующего этапа.

Предлагаемая система машинного проектирования топологии дополняющих МДП ИС реализована в виде пакета программ для ЭВМ "Одра-1204" в АЛГОЛе в целях обработки методики и алгоритмов. Ввиду ограниченного объема оперативной памяти "Одры-1204" в данном варианте возможно проектирование топологии ИС или частей ИС, содержащих не более 50 МДП-транзисторов.

В качестве иллюстрации методики, предлагаемой в данной работе, рассмотрим проектирование топологии ячейки памяти на МДП-транзисторах дополняющих типов проводимости. Принципиальная схема такой ячейки приведена на рис.2.

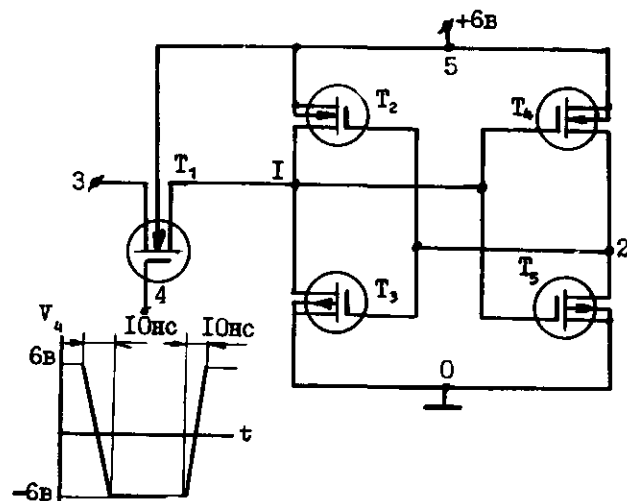


Рис. 2

В качестве исходных данных были заданы:

- длина каналов МДП-транзисторов после вскрытия окон для диффузии 14 мкм, ширина канала для T_1 - 100 мкм, для T_2, T_4 - 50 мкм, для T_3, T_5 - 40 мкм;
- численные значения технологических ограничений (см. табл. 2, стр. 90);
- выходящие из ячейки параллельные шины питания и сигнальная шина (заданы для удобства компоновки ячеек в матрицу);
- одинаковая ориентация всех транзисторов (задана в целях снижения требований к точности совмещения фотомасок);
- значения удельных и групповых параметров (см. табл. 3, стр. 90);
- минимум времени записи информации в качестве критерия оценки топологического варианта.

В процессе проектирования были рассмотрены четыре топологических варианта ячейки памяти.

На рис. 3, 4 представлены топологические схемы и топология двух вариантов, составленная с помощью разработанных программ. Для первого варианта на рис. 3 показан также эскиз топологии.

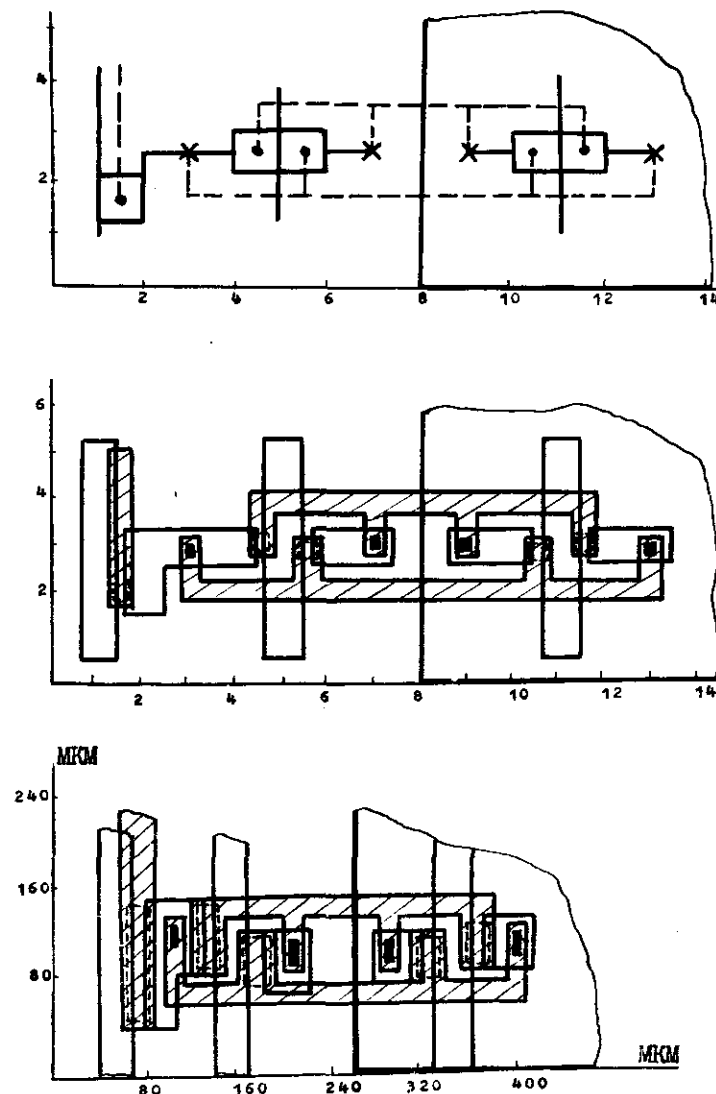


Рис. 3

Таблица 2

Технологические ограничения, использованные при проектировании топологии ячейки памяти

Наименование	Минимальное значение
Ширина диффузионной области	30 мкм
Ширина области металлизации	18 мкм
Размеры контактного окна	10 x 25 мкм ²
Расстояние между диффузионными областями	14 мкм
Расстояние между областями металлизации	10 мкм
Расстояние между краем кармана и диффузионной областью n -типа	15 мкм
Расстояние между краем кармана и диффузионной областью p -типа	40 мкм
Перекрытие тонкого окисла диффузионной областью	3 мкм
Перекрытие тонкого окисла металлизацией	3 мкм
Перекрытие контактного окна диффузионной областью	8 мкм
Перекрытие контактного окна металлизацией	4 мкм

Таблица 3

Удельные и групповые параметры, использованные при проектировании топологии ячейки памяти

Наименование	Значение
Пороговое напряжение p -канальных транзисторов	-3 в
Пороговое напряжение n -канальных транзисторов	2 в
Подвижность дырок в канале	250 см ² /сек·в
Подвижность электронов в канале	420 см ² /сек·в
Глубина диффузии областей p -типа	3,5 мкм
Глубина диффузии областей n -типа	3,5 мкм
Удельная емкость области p -типа при нулевом смещении	$0,2 \cdot 10^{-3}$ пф/мкм ²
Удельная емкость области n -типа при нулевом смещении	$2,2 \cdot 10^{-3}$ пф/мкм ²
Удельная емкость боковой поверхности области n -типа при нулевом смещении	$1,6 \cdot 10^{-2}$ пф/мкм
Удельная емкость конденсатора металлизация-защитный окисел-диффузионная область	$4,5 \cdot 10^{-5}$ пф/мкм ²
Удельная емкость затвора	$2,4 \cdot 10^{-4}$ пф/мкм ²
Коэффициент влияния подложки для p -канальных транзисторов	0,05

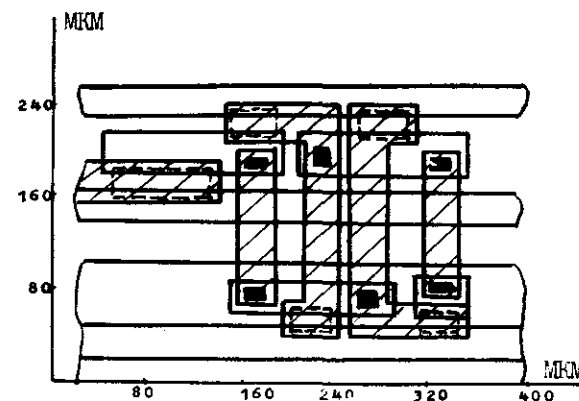
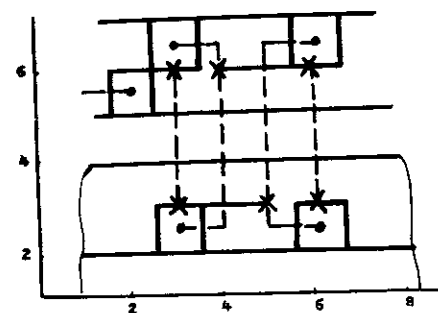


Рис. 4

Результаты анализа разработанных вариантов, приведенные в таблице 4, показывают, что первый вариант имеет лучшие динамические характеристики и занимает меньшую площадь.

В качестве эскиза для первого варианта была взята топология ячейки, спроектированная вручную опытным разработчиком. Площадь этой ячейки составляет 56017 мкм² (139x403). Топологический вариант, спроектированный по предлагаемой методике, занимает 40100 мкм² площади, что примерно на 30% меньше при тех же размерах каналов МДП-транзисторов и аналогичных технологических

Т а б л и ц а 4

Сравнительный анализ топологических вариантов
ячейки памяти

№ вариан- та	Время записи единицы	Время записи нуля	Размеры ячейки
1	32 нсек	92 нсек	40100 мкм ² (106х379)
2	46 нсек	123 нсек	81700 мкм ² (311х263)
3	35 нсек	98 нсек	83200 мкм ² (271х307)
4	34 нсек	95 нсек	64400 мкм ² (190х339)

ограничениях. Уменьшение площади ячейки памяти осуществлено за счет более удачного взаимного расположения диффузионных областей.

Итак:

1. В основу предлагаемой методики проектирования топологии дополняющих МДП ИС положен итеративный принцип, когда предварительный эскиз топологии задается разработчиком, а его доработка и анализ осуществляется ЭВМ.

2. Отличительными особенностями предлагаемой методики являются:

- автоматический расчет координат угловых точек ИС по критерию минимизации размеров микросхемы, что обеспечивает эффективное использование площади кристалла;

- возможность автоматической оценки топологического варианта с точки зрения внешних электрических характеристик микросхемы.

3. Предлагаемая методика проиллюстрирована на примере проектирования топологии ячейки памяти на дополняющих МДП-транзисторах.

Л и т е р а т у р а

1. ВАЛИЕВ К.А., КАРМАЗИНСКИЙ А.Н., КОРОЛЕВ М.А. Цифровые интегральные схемы на МДП-транзисторах. М., "Сов.радио", 1971.

2. СТАРОС Ф.Г., ФИРДМАН Г.Р., ШЕНДЕРОВИЧ Ю.И. Вопросы комплексной автоматизации разработки БИС. - "Электронная промышленность", 1972, № 6.

3. МОРАЛЕВ С.А., ТАБАРИЙ В.Г., МОЛЧАНОВ А.А., ЛЕШЕНКО Ю.И., ЛОГВИНЕНКО Н.П. Система машинного проектирования БИС на МОП-транзисторах. - "Электронная промышленность", 1972, № 2.

4. КАРМАЗИНСКИЙ А.Н., АЛЕКСЕНКО А.Г. Современное состояние и перспективные пути проектирования крупномасштабных интегральных схем на МДП-транзисторах. - В кн.: Микроэлектроника. Вып. 6. Под ред. Васенкова А.А., "Советское радио", 1973.

5. ВАСИЛЬЕВ Г.Ф., ПРИДИЛОВ В.К., СТАРЕНЬКИЙ В.П., ЯКОВЛЕВ А.Т. Результаты разработки базовой технологии изготовления матриц памяти на дополняющих МДП-структурах. - "Электронная техника", сер. III. "Микроэлектроника", 1972, Вып. 3(37).

6. СЕЛЮТИН В.А., ФИРДМАН Г.Р., ШЕНДЕРОВИЧ Ю.И. Назначение, эскиз и язык топологии системы автоматизации разработки и изготовления фотошаблонов больших интегральных схем (РИФ). - В кн.: Материалы секции "Вычислительная техника" XXII республиканской научно-технической конференции Литов.ССР, Каунас, 1972.

7. СЫПЧУК П.П., ГЛЮРИЗОВ Е.Л., ИВАННИКОВ А.Д., МИНИН А.Д. Программа анализа топологии интегральных схем на МОП-транзисторах. - В кн.: Автоматизация проектирования и производства ЭВМ. Вып. XVI, ч. III, М., 1971 (Сб. трудов МИЭМ).

8. СЫПЧУК П.П., ГЛЮРИЗОВ Е.Л., ЗЕМСКОВ А.В., ССОРИН В.Г. Алгоритм и программа автоматического анализа интегральных схем на МОП-транзисторах. - В кн.: Автоматизация проектирования и производства ЭВМ. Вып. XVI, ч. III, 1971 (Сб. трудов МИЭМ).

Поступила в ред.-изд.отд.

19 мая 1974 года