

УДК 681.3.06:518:621.382

НЕКОТОРЫЕ ВОПРОСЫ СХЕМОТЕХНИЧЕСКОГО ПРОЕКТИРОВАНИЯ
МДП ИС УМЕРЕННОЙ И СРЕДНЕЙ СЛОЖНОСТИ

Н.И. Назаров

1. Основные методы и алгоритмы

Развитие вычислительной техники в значительной степени связано с автоматизацией проектирования. Одним из этапов, роль которого возрастает по мере внедрения интегральной технологии, является этап проектирования электронной схемы [1]. По мере совершенствования математических и технических средств автоматизации проектирования электронных схем все больше расширяется круг задач, которые могут решаться с помощью ЭВМ; расширение происходит как вследствие реализации в программах новых видов анализа, так и вследствие применения традиционных видов анализа к более сложным схемам.

В настоящее время существует ряд универсальных и специализированных программ моделирования интегральных схем. Однако специфичность задач, возникающих при проектировании различных классов интегральных схем, разнообразие типов эксплуатируемых ЭВМ, желательность учета конкретных условий проектирования, совершенствование методов анализа, тенденция к созданию систем автоматизированного проектирования приводят к необходимости постоянного обновления и совершенствования программного обеспечения. Совершенствование предполагает уменьшение времени однократного анализа, повышение степени автоматизации проектирования путем включения процедур оптимизации, ослабление ограничений на размерность исследуемых схем и т.д.

В работе представлены некоторые результаты, полученные в процессе создания средств автоматизации проектирования интегральных схем на основе МДП-транзисторов с дополняющими типами проводимо-

сти для ЭВМ с невысоким быстродействием - типа "Минск-32". Основное внимание уделяется вопросу построения обобщенного критерия качества при оптимизации МДП ИС умеренной сложности и блочному моделированию МДП ИС средней сложности. Схемами умеренной сложности (порядка 10 транзисторов) для ЭВМ "Минск-32" считаются такие, время однократного анализа которых составляет десятки секунд, что позволяет использовать процедуры оптимизации и статистического моделирования при их проектировании. Схемы, содержащие порядка 100 транзисторов, относятся к схемам средней сложности; их описание требует разработки специальных средств, а однократный анализ требует в лучшем случае десятки минут машинного времени; последнее обстоятельство ограничивает возможности моделирования логических схем практически одним видом анализа - исследованием переходного процесса.

Обеспечение приемлемого быстродействия программ, предназначенных для ЭВМ с невысоким быстродействием, требует выбора надежных и эффективных алгоритмов, исследования методики их реализации, максимального учета особенностей исследуемого класса схем как при построении математических моделей, так и в процессе решения возникающих при проектировании конкретных задач.

Разработанная ранее программа моделирования МДП ИС сложностью до 30 транзисторов [2] характеризуется следующими особенностями:

- напряжения внутренних узлов относительно подложки выбраны в качестве переменных состояния, поскольку МДП-транзисторы в интегральной схеме расположены на одной подложке и зависимые источники тока в моделях управляются напряжением;
- матрицы коэффициентов системы уравнений формируются по логическим правилам, причем любая из них может быть построена независимо;
- при вычислении правых частей системы уравнений операции выполняются только с ненулевыми элементами;
- интегрирование выполняется неявным методом;
- системы алгебраических уравнений, возникающие при интегрировании, решаются методом Ньютона-Бroyдена; якобиан при этом вычисляется только на первом шаге, а в процессе интегрирования - только при отсутствии необходимости на каком-либо шаге; для уменьшения числа восстановлений якобиана перед началом итераций проверяются изменения напряжений источников и значений переменных состоя-

ния на данном шаге, и если они велики, итерации не выполняются, а выбирается меньший шаг; при решении систем невысокого порядка метод Ньютона-Бroyдена предпочтительнее других, так как, во-первых, якобиан в этом случае содержит много ненулевых элементов, во-вторых, время интегрирования в значительной степени определяется числом обращений к достаточно сложной процедуре вычисления токов зависимых источников в моделях транзисторов, а это число меньше при коррекции якобиана, чем при вычислении;

- почти все задачи (расчет начальных условий, переходного процесса, передаточной характеристики, логических уровней) решаются методом интегрирования;

- реализована возможность выполнения анализа с математическими моделями схем разной точности по способу учета нелинейности емкостей и структуры матрицы емкостей;

- характеризующие схему параметры (напряжения логических уровней, задержки, фронты) вычисляются в одном цикле и формируют вектор выходных параметров, который можно использовать при оптимизации;

- реализован режим автоматической модификации параметров в соответствии с заданной матрицей коэффициентов;

- модифицируемый "параметром" может быть геометрический или электрофизический параметр одного транзистора, группы транзисторов одного типа или группы транзисторов разных типов.

Все это позволяло получить достаточно хорошее быстродействие программы при расчете комбинентарных МДП ИС. Например, расчет двух логических уровней и двух задержек в двухходовой схеме НЕ-ИЛИ (4 транзистора, система уравнений второго порядка, число ветвей в эквивалентной схеме около 30) выполняется за 15-20 сек; вычисление двух задержек в схеме из трех последовательно соединенных инверторов (6 транзисторов, система уравнений третьего порядка) требует 22-25 сек машинного времени ЭВМ "Минск-32".

2. Выражение для обобщенного критерия качества

Низкие затраты времени на анализ схемы позволяют включить в программу процедуру оптимизации. Проблема автоматизации выбора геометрических и электрофизических параметров интегральных схем является достаточно актуальной ввиду значительной трудоемкости этого этапа проектирования [3,4]. Удачная программная реализация

методики оптимизации позволяет выполнять этап выбора параметров с наименьшими затратами времени и средств.

Оптимизация ведется в пространстве переменных x ; каждой точке этого пространства в результате математического моделирования может быть сопоставлен вектор выходных параметров схемы $p(x)$. На переменные обычно накладываются двусторонние ограничения. Выходные параметры при этом должны удовлетворять односторонним или двусторонним ограничениям; например, задержки, уровень логического нуля, потребляемая мощность и ток должны быть не больше, а уровень логической единицы - не меньше заданных. Двустороннее ограничение эквивалентно двум односторонним, поэтому будем предполагать в дальнейшем только односторонние ограничения на $p_i(x)$. Компоненты вектора $p(x)$ являются частными критериями качества; по ним строится обобщенный критерий качества Q .

Постановка задачи оптимизации и анализ способов ее решения в данной работе не рассматривается. Заметим, однако, что в зависимости от вида Q , оптимум может находиться или внутри области работоспособности или при граничном значении какого-либо из выходных параметров. Последний случай не может представлять интереса ввиду большой вероятности появления брака в партии схем, изготовленных по результатам оптимизации, и свидетельствует о неудачном выборе функции Q .

Существует [5,6] способы построения функции качества в виде взвешенной суммы, взвешенного отношения и т.д. Однако эти способы представляются не совсем удобными при оптимизации МДП ИС, так как плохо учитывают свойства отдельных выходных параметров, выбор весовых коэффициентов часто затруднителен, наблюдается явление, когда значительное ухудшение одних выходных параметров компенсируется избыточным улучшением других.

Заметим, что положение точки оптимума существенно зависит от значений параметров, произвольно задаваемых при построении обобщенного критерия качества. Для облегчения выбора этих параметров и уменьшения вероятности значительного ухудшения одних выходных параметров за счет улучшения других предлагается ввести масштабирование выходных параметров и построить Q на основе экспоненциальных функций от масштабированных расстояний до границ области работоспособности.

Поскольку выходные параметры сильно различаются, как по абсолютной величине, так и по величине относительного изменения в про-

цессе оптимизации, определим понятие удаленности от границ. Предположим, что для параметра p_i задана верхняя или нижняя граница области работоспособности p_{i0} . Зададим также масштабирующее значение p_{iM} , находящееся в области работоспособности. Масштабированное расстояние до границы может быть определено как

$$\tilde{p}_i = \frac{p_i - p_{i0}}{p_{iM} - p_{i0}}$$

и содержит произвольный параметр, тесно связанный с физической природой p_i . Область работоспособности p_i соответствует $\tilde{p}_i > 0$. Обобщенный критерий качества строится в виде:

$$Q(x) = \sum_i a_i \exp(-\tilde{p}_i(x)), \quad (I)$$

где a_i - весовые множители. Оптимальности схемы соответствует минимум Q . Вклад каждого из p_i на границе области работоспособности равен a_i , экспоненциально увеличивается при ухудшении p_i и уменьшается при его улучшении. Параметр p_{iM} можно интерпретировать как значение p_i , которое считается достаточно хорошим. Весовые коэффициенты могут быть положены равными единице и приведены в (I) только для общности. Об использовании функции в виде суммы экспонент при решении градиентным методом системы неравенств ообщается в [7].

Поиск минимума Q может производиться любыми способами; в большинстве случаев, по-видимому, можно дополнительно не учитывать ограничения на $p_i(x)$, так как Q определена при любых p_i , а экспоненциальная зависимость обеспечивает достаточный штраф для движения в область работоспособности.

Функция Q обладает следующими свойствами:

- 1) она непрерывна вместе с производными, что важно для некоторых методов оптимизации;
- 2) обеспечивается относительно равномерное улучшение выходных параметров от шага к шагу в процессе оптимизации, так как наибольший вклад в Q вносят худшие p_i ;
- 3) благодаря экспоненциальным зависимостям уменьшается вероятность значительного ухудшения одних выходных параметров за счет улучшения других;

4) выбор масштабирующих значений переменных не представляет затруднений.

Отметим, что классификация выходных параметров по степени желательности их улучшения используется в методе [6] максимизации минимального расстояния до границ области работоспособности. Расстояние при этом определяется в единицах некоторых характеристик рассеяния выходных параметров. Однако получение этих характеристик путем статистического моделирования с помощью ЭВМ с невысоким быстродействием требует слишком больших затрат машинного времени, а произвольное их задание не отражает свойств реальной схемы.

Критерий качества вида (I) использовался при оптимизации логических МДП ИС сложностью 4-10 транзисторов и оказался вполне удобным.

3. Блочное моделирование МДП ИС средней сложности

При моделировании МДП ИС, содержащих большое число транзисторов, возникают трудности при описании схем, формировании и хранении математической модели, решении систем уравнений высокого порядка. Преодоление этих трудностей в значительной степени способствует анализ по частям.

Анализ по частям в последнее время уделяется значительное внимание [8,9]. Развивается, как правило, универсальный подход, при котором исходная схема разбивается на подсхемы и на каждой итерации или шаге интегрирования решаются уравнения подсхем и уравнения связей. Часто метод подсхем рассматривается только как средство уменьшения затрат памяти. Более важным, однако, представляется уменьшение затрат времени на моделирование. Метод подсхем в этом случае, помимо необходимости решения уравнений связей, обладает существенным недостатком: уравнения подсхем и связей должны решаться на каждом шаге. Так как в логических схемах в один и тот же момент времени переключение происходит только в отдельных подсхемах, то решение уравнений всех подсхем представляется излишним и приводит к нежелательным затратам времени.

Известно [10,11], что при цепочечном соединении ориентированных подсхем каждая из них по очереди может быть рассчитана в произвольно большом интервале времени независимо от других; при этом выходные напряжения предыдущих подсхем используются в качестве входных для последующих. Подобный подход иногда называют блочным моделированием.

В работе предлагается методика использования блочного моделирования для исследования МДП ИС с произвольным соединением блоков, в том числе и с обратными связями.

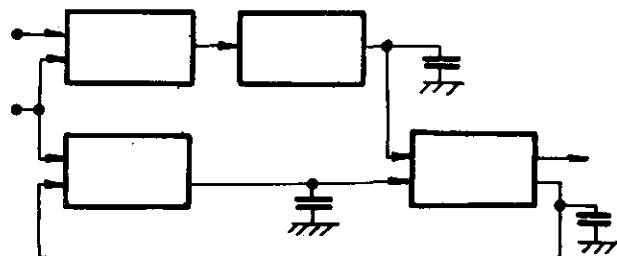


Рис. 1

Подлежащая анализу МДП ИС не требует представления в виде принципиальной схемы, а изображается в виде логической сети (рис.1), как это принято при логическом проектировании. Каждый блок имеет входы и один или несколько выходов. К некоторым выходам могут быть подключены нагрузочные емкости. Входы и выходы разных блоков соединяются между собой или являются входами и выходами сети.

Методика блочного моделирования состоит в следующем. Предположим сначала, что в логической сети нет обратных связей и необходимо рассчитать переходный процесс при подаче входной последовательности сигналов. Исследование схемы выполняется путем последовательного моделирования блоков сети с учетом их взаимного влияния; очередность выбирается такая, что входы исследуемого блока не соединяются с выходами блоков, переходный процесс в которых еще не рассчитывался; очередность однозначно определена в случае цепочных схем, в общем случае порядок моделирования может быть выбран по-разному. Входные сигналы каждого из блоков имеют такую форму, какую они получали при моделировании предыдущих блоков. Каждый блок на каждом интервале времени рассчитывается один раз; после моделирования всех блоков на данном интервале может быть начато моделирование на очередном интервале.

Величина интервала интегрирования должна быть велика по сравнению с минимальным предполагаемым шагом интегрирования при ис-

следовании процесса переключения в отдельных блоках. Оптимальным, по-видимому, следует считать интервал, равный длительности такта или полутака входных переменных; с одной стороны, это обеспечивает возможность быстрого расчета блоков, не изменяющих своего состояния, с другой — избавляет от необходимости хранения большого количества информации о формах выходных сигналов.

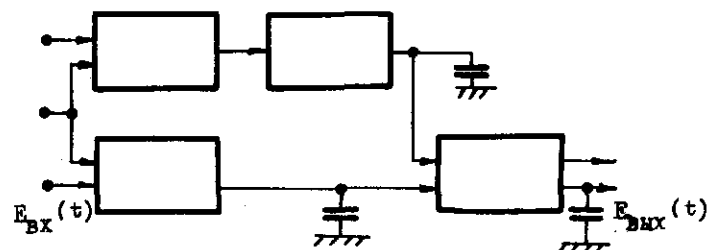


Рис. 2

Предположим теперь, что в логической сети имеются обратные связи. Сеть может быть исследована на интервале времени (t_1, t_2) , если эти связи разомкнуть и считать, что вместо сигналов в цепях обратной связи включены источники входного напряжения $E_{BX}(t)$ (рис.2). Моделирование выполняется в предположении, что $E_{BX}(t) = E_{BX}(t_1) = E_{ВХ}^{(0)}(t) = E_{ВХ}^{(1)}(t)$, где $E_{ВХ}^{(0)}(t)$ — напряжение на выходе блока, которое ранее подавалось на цепи обратной связи; верхний индекс означает номер приближения. Результатом моделирования является первое приближение $E_{ВХ}^{(1)}(t)$. Если выходное напряжение осталось неизменным ($E_{ВХ}^{(0)}(t) \approx E_{ВХ}^{(1)}(t)$), то предположение о постоянстве $E_{BX}(t)$ справедливо и моделирование на интервале (t_1, t_2) можно считать оконченным. Если же в пределах требуемой точности $E_{ВХ}^{(0)}(t) \neq E_{ВХ}^{(1)}(t)$, то моделирование сети на интервале (t_1, t_2) должно быть повторено, причем в качестве $E_{BX}(t)$ используется $E_{ВХ}^{(1)}(t)$. Признаком сходимости служит близость двух последовательных приближений к $E_{ВХ}(t)$.

Величина интервала интегрирования определяется, как и ранее. Очевидно также, что если $t_2 - t_1$ не превышает времени распространения сигнала от входа к выходу в цепи единственной обратной связи, то достаточно не более чем двойного моделирования сети на интервале (t_1, t_2) . При не очень больших $t_2 - t_1$ критерием схо-

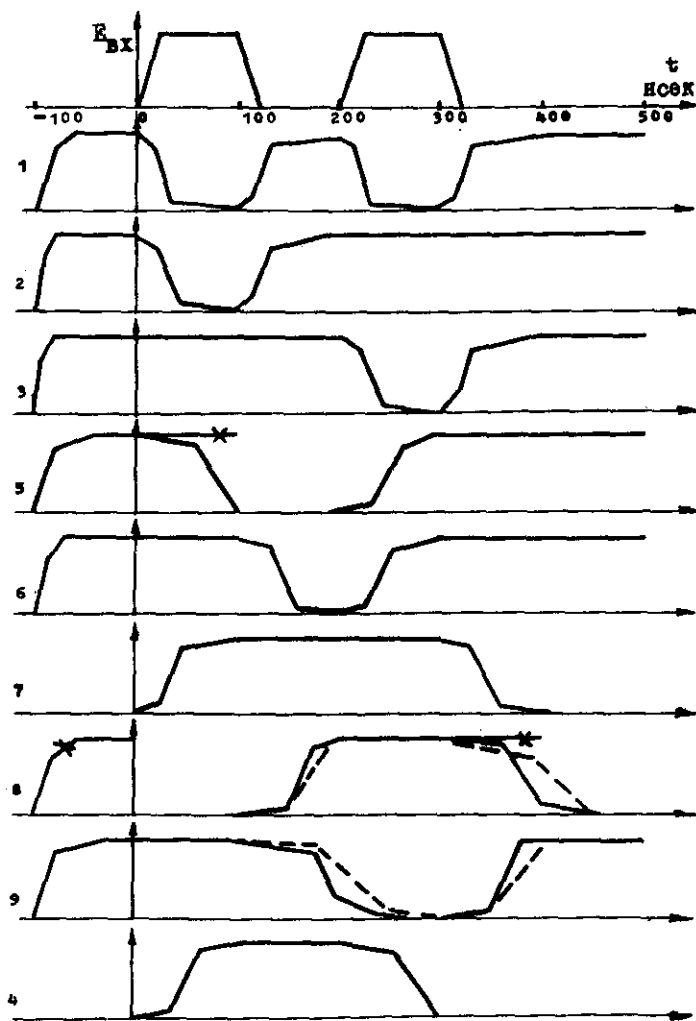


Рис.4. Формы напряжений на входах блоков R-S-триггера.

схем И-НЕ и один инвертор. При простейшей реализации на основе комплементарных МДП-транзисторов инвертор содержит 2 транзистора, а двухходовая И-НЕ – 4. Общее число транзисторов в сети 34, число внутренних узлов – 17, число ветвей эквивалентной схемы – 206.

Моделирование проводилось в предположении, что все транзисторы имеют одинаковую ширину канала – 50 мкм. В процессе моделирования рассчитывались начальные условия и переходный процесс в сети в интервале $0 \leq t \leq 500$ нсек при подаче на вход двух импульсов напряжения (рис.4). Интервал интегрирования уравнений блоков был выбран 100 нсек. При моделировании размыкались обратные связи на выходах блоков 4,8,9; это определило очередность моделирования блоков: оно выполнялось в указанном на рис.3 порядке, за исключением блока 4, который исследовался последним.

Результаты моделирования приведены на рис.4, где показаны напряжения на выходах блоков в том виде, как они были аппроксимированы в процессе получения. Графики при $t < 0$ соответствуют расчету начальных условий в предположении, что напряжения внутренних узлов были нулевыми. Расчет начальных условий потребовал трехкратного моделирования сети на интервале 100 нсек при постоянном напряжении на входе; зачеркнутые отрезки показывают процесс, который был получен на интервале при первом моделировании и уточнен при повторном. Расчет переходного процесса потребовал трехкратного моделирования на одном из интервалов и двукратного на остальных.

Пунктирные линии для выходных напряжений блоков 8,9 на рис.4 соответствуют случаю, когда эти выходы были нагружены емкостью по 2 пф.

Получение информации для построения графиков на рис.4 потребовало 9 мин машинного времени ЭМ "Минск-32", моделирование выполнялось в режиме экономной печати результатов при погрешности ограничения 10%. Если учесть, что сеть моделировалась по 2–3 раза на каждом из интервалов, что были рассчитаны начальные условия и переходный процесс на четырех фронтах входного сигнала, то можно предположить, что переключение под воздействием одного фронта в сети без обратных связей из блоков сложностью до 4 транзисторов общей сложностью 250 транзисторов принципиально может быть промоделировано за 6–10 мин. Затраты времени увеличиваются при повышении точности, усложнении блоков, а также при появлении обратных связей.

Полученные результаты позволяют сделать вывод, что ЭВМ с нелинейным быстродействием могут быть использованы для решения широкого круга задач, возникающих при схемотехническом проектировании МДП ИС. Внимательный выбор методов и алгоритмов, учет особенностей класса схем позволяют получить программы, выполняющие оптимизацию схем сложностью 10-15 транзисторов или моделирование схем сложностью порядка 250 транзисторов за вполне приемлемое время - минуты и десятки минут.

Предложенные в работе выражения для обобщенного критерия качества и методика блочного моделирования оказались достаточно эффективными при исследовании МДП ИС с помощью ЭВМ "Минск-32"; некоторые из результатов могут быть использованы при проектировании других классов схем.

Л и т е р а т у р а

1. ГЛУШКОВ В.М., КАПИТОНОВА Ю.В., ЛЕТИЧЕВСКИЙ А.А. Автоматизация проектирования вычислительных машин. Киев, "Наукова думка", 1975.
2. НАЗАРОВ Н.И. Методика и программа электрического анализа МДП интегральных схем. -В кн.: Автоматизация проектирования в микроэлектронике. (Вычислительные системы, вып.64.) Новосибирск, 1975, с. 128-135.
3. СКОРОБОГАТОВ В.А. О некоторых аспектах автоматизированного проектирования больших интегральных схем. -"Управляющие системы и машины", 1974, № 5, с. 22-36.
4. ШЕНДЕРОВИЧ Ю.И. Комплексная автоматизация разработки больших интегральных схем. -"Управляющие системы и машины", 1974, №5, с. 30-35.
5. МЕЛЕНКО В.И. Теория полезностей и методы введения глобальных критериев оптимальности. -В кн.: Адаптивные системы. Вып. 3. Рига, 1973, с. 67-98.
6. НОМЕНКОВ И.П., МУЛЯРЧИК С.С., ИВАНОВ С.Р. Экстремальные задачи при схемотехническом проектировании в электронике. Минск, Изд-во БГУ им.В.И.Ленина, 1976.
7. ФИАККО А., МАК-КОРМИК Г. Нелинейное программирование. Методы последовательной безусловной минимизации. М., "Мир", 1972.
8. ИЛЬИН В.Н., ФРОЛКИН В.Т. Цифровые схемы и устройства на МДП-транзисторах. М., "Энергия", 1975.
9. ПЕТРЕНКО А.И., ВЛИЗАРЕНКО Г.Н., ВЛАСОВ А.И. Моделирование электронных схем на ЭЦВМ. -"Управляющие системы и машины", 1974, № 5, с. 36-45.
10. ТАБАЧНИЙ В.Г., МОЛЧАНОВ А.А. и др. Алгоритмы и программы анализа нелинейных интегральных схем на МОП-транзисторах с помощью ЭВМ. -В кн.: Автоматизация проектирования в электронике. Вып. 5. 1972, с. 3-13.

11. ПАНДЕРОВ В.П. и др. Общая характеристика ПАЭС-1. -В кн.: Автоматизация проектирования в электронике. Вып.5. 1972, с.19-27.

12. ЭНДРИКС и др. Адаптивное сканирование данных. -ТИИЭР, 1967, т.55, № 3, с. 25-38.

13. БУКРЕЕВ И.И. и др. Микроэлектронные схемы цифровых устройств. М., "Сов.радио", 1975.

Поступила в ред.-изд.отд.
30 июня 1976 года